

(19)世界知的所有権機関
国際事務局(43)国際公開日
2005年10月20日 (20.10.2005)

PCT

(10)国際公開番号
WO 2005/099309 A1(51)国際特許分類⁷:

H05B 6/68

(71)出願人(米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1006 番地 Osaka (JP).

(21)国際出願番号:

PCT/JP2005/006606

(22)国際出願日:

2005年4月4日 (04.04.2005)

日本語

(72)発明者; および

(25)国際出願の言語:

(75)発明者/出願人(米国についてのみ): 末永治雄 (SUNENAGA, Haruo). 守屋英明 (MORIYA, Hideaki). 酒井伸一 (SAKAI, Shinichi). 森川久 (MORIKAWA, Hisashi). 松倉豊継 (MATSUKURA, Toyotsugu). 城川信夫 (SHIROKAWA, Nobuo).

(26)国際公開の言語:

日本語

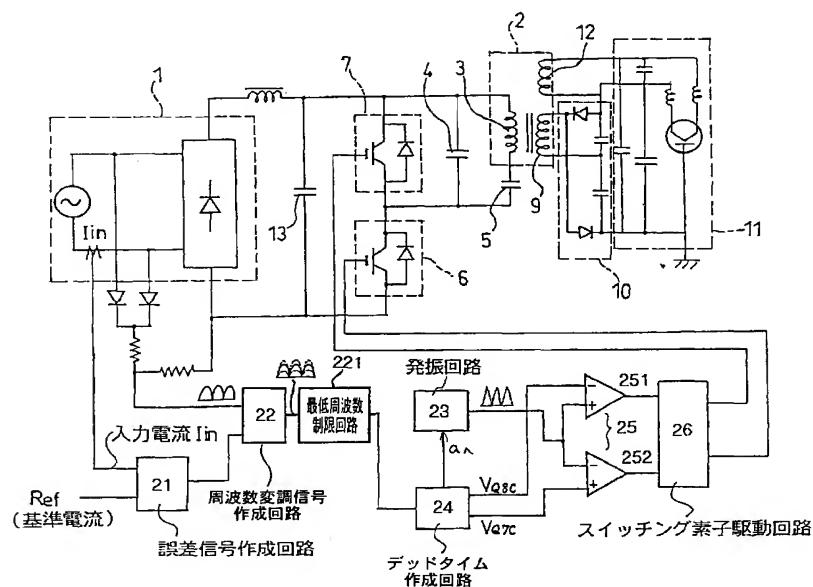
(30)優先権データ:

特願2004-113272 2004年4月7日 (07.04.2004) JP

/統葉有/

(54) Title: HIGH-FREQUENCY HEATING DEVICE

(54)発明の名称: 高周波加熱装置



Iin... INPUT CURRENT

Ref... (REFERENCE CURRENT)

21... ERROR SIGNAL CREATION CIRCUIT

22... FREQUENCY MODULATION SIGNAL CREATION CIRCUIT

221... LOWEST FREQUENCY LIMIT CIRCUIT

23... OSCILLATION CIRCUIT

24... DEAD TIME CREATION CIRCUIT

25... SWITCHING ELEMENT DRIVE CIRCUIT

(57) Abstract: It is possible to provide an inverter circuit capable of performing soft start by adding a simple circuit. There is provided a magnetron-driving high-frequency heating device in which a DC power source is chopped by two semiconductor switching elements and AC-outputted via a resonance circuit. The high-frequency heating device includes a dead time creation circuit for simultaneously turning off the semiconductor elements. Drive means for driving the semiconductor switching elements has a function to limit the lowest frequency for driving the semiconductor switching elements. Upon operation start of the high-frequency heating device, the lowest frequency is set at a high level and then the setting of the lowest frequency is gradually lowered.

(57) 要約: 本発明の課題は、簡単な回路の付加でソフトスタートが可能となるインバータ回路を提供することである。直流電源を2個の半導体スイッチング素子でチョッピングし、これを共振回路を介して交流出力するマグネットロン駆動用の高周波加熱装置であつて、それぞれの半導体スイッチング素子が同時にオフするデッドタイム作成回路を備えた高周波加熱

装置において、前記半導体スイッチング素子を駆動する駆動手段が半導体スイッチング素子を駆動する周波数の最低周波数を制限する機能を備え、該高周波加熱装置の動作開始時に前記最低周波

/統葉有/

WO 2005/099309 A1



(74) 代理人: 高松 猛, 外(TAKAMATSU, Takeshi et al.);
〒1076013 東京都港区赤坂一丁目12番32号アーチ森ビル13階栄光特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ヨーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

高周波加熱装置

技術分野

[0001] 本発明は、電子レンジなどのようにマグネットロンを用いた高周波加熱に関するものであり、特にそのインバータ回路に関するものである。

背景技術

[0002] 高周波加熱装置に搭載されている従来の電源は重たくて、かつ大きいものであつたので、その小型、軽量化が望まれてきた。このため、電源のスイッチング化による小型、軽量、低コスト化が現在の様々な分野で積極的に進められてきた。マグネットロンで発生されるマイクロ波により食品を調理する高周波加熱装置では、マグネットロンを駆動するための電源の小型化、軽量化が要求され、スイッチング化されたインバータ回路により実現された。

[0003] このうち、特に、本発明が対象としている高周波インバータ回路は、2石でブリッジのアームを構成したスイッチング素子を用いた共振型回路方式のものである(例えば、特許文献1参照)。

特許文献1:特開2000-58252号公報

[0004] 1石型のトランジスタインバータ(オン・オフの幅制御)であれば、トランジスタのコレクターエミッタ間の耐圧1000ボルト程度あるものを使う必要があるが、2石ブリッジ構成にすると、トランジスタのコレクターエミッタ間の耐圧はあまり必要としなくなる。したがってブリッジ構成にすると、トランジスタのコレクターエミッタ間の耐圧は600V位でよいので、安価なトランジスタを使用することができるので有利である。この種のインバータにおいては、インダクタンスLとキャパシタンスCで共振回路を構成しており、そして共振周波数f0をピークとした図1のような共振特性を持っている。

[0005] 図1は本発明に係るインバータ共振回路に一定電圧を印加した場合の電流対使用周波数特性を示す線図である。

周波数f0がインバータ回路のLC共振回路の共振周波数で、この周波数f0より上の周波数範囲f1～f3の電流－周波数特性曲線I1を使用している。

共振周波数f0の時が電流I1は最大で、周波数範囲がf1からf3へ高くなつてゆくにしたがつて電流I1は減少する。周波数範囲f1～f3のうち、低周波になるほど共振周波数に近づくので電流I1は増加し、したがつて、リーケージトランスの2次側に流れる電流は大きくなる。逆に、周波数が高くなるほど共振周波数から遠ざかるので、リーケージトランスの2次側に流れる電流は小さくなる。非線形負荷である電子レンジを動作させるインバータ回路にあっては、この周波数を変えることにより出力を変えている。

マグネットロンの非線形負荷を使用する電子レンジは、後述するように入力される電源が商用電源のような交流の場合、スイッチング周波数を変化させている。

それぞれの高周波出力においても90度および270度付近が最も高い周波数になるが、例えば電子レンジを200Wで使用する場合はf3近傍に、500Wの場合はそれより低く、1000Wの場合はさらに低い周波数になる。当然であるが、入力電力または入力電流制御を行つてはいるので、商用電源電圧、マグネットロン温度等の変化により、この周波数は変化している。

また、前記電源位相の0度および180度付近は、高電圧を印加しないと高周波発振しないマグネットロンの特性に合わせて、共振電流が大きくなる共振周波数f0近傍のf1近傍に設定することで商用電源電圧に対するマグネットロン印加電圧の昇圧比を高め、マグネットロンから電波が発せられる商用電源の位相幅を広くする設定にしている。

[0006] 図2は特許文献1に記載の2石ブリッジのスイッチング素子で駆動する共振型高周波加熱装置の1例を示している。図2において、高周波加熱装置は、直流電源1、リーケージトランス2、第1の半導体スイッチング素子6、第1のコンデンサ4、第2のコンデンサ5、第3のコンデンサ(平滑コンデンサ)13、第2の半導体スイッチング素子7、駆動部8、全波倍電圧整流回路10、およびマグネットロン11とから構成されている。

直流電源1は商用電源を全波整流して直流電圧VDCを、第2のコンデンサ5とリーケージトランス2の1次巻線3との直列回路に印加する。第1の半導体スイッチング素子6と第2の半導体スイッチング7とは直列に接続され、リーケージトランス2の1次巻線3と第2のコンデンサ5との直列回路は第2の半導体スイッチング素子7に並列に接

続されている。

[0007] 第1のコンデンサ4は第2の半導体スイッチング7に並列に接続されている。リーケージトランス2の2次巻線9で発生した高電圧出力は、全波倍電圧整流回路10で直流の高電圧に変換されてマグネットロン11のアノードーカソード間に印加されている。リーケージトランス2の3次巻線12は、マグネットロン11のカソードに電流を供給する。

[0008] 第1の半導体スイッチング素子6は、IGBTと、それに並列に接続されるフライホイールダイオードとから構成されている。第2の半導体スイッチング素子7も同様にIGBTとダイオードとから構成されている。

当然であるが、前記第1、第2の半導体スイッチング素子6、7はこの種類に限定されるものではなく、サイリスタ、GTOスイッチング素子等を用いることもできる。

[0009] 駆動部8は、その内部に第1の半導体スイッチング素子6と第2の半導体スイッチング素子7の駆動信号をつくるための発振部を有し、この発振部で所定周波数とデューティの信号が発生され、第1の半導体スイッチング素子6に駆動信号を与えている。

第1および第2の半導体スイッチング素子6、7は交互に、また後述するデッドタイム作成手段により、第1および第2の半導体スイッチング素子6、7が共にオフしている期間、すなわちデッドタイムを設けて駆動される。第1あるいは第2の半導体スイッチング素子6、7の一方がターンオフした直後は、他方の半導体スイッチング素子の両端電圧は高いので、この時点でターンオンさせるとスパイク状の過大電流が流れ、不要な損失、ノイズが発生する。デッドタイムを設けることにより、この両端電圧が約0Vに減少するまでターンオンが遅れるため、前記損失、ノイズが防止される。当然、逆の切り換わり時も同様の働きをする。

[0010] 図3は、図2の回路が動作する各モードを示している。

また、図4は回路中の半導体スイッチング素子等の部品の電圧電流波形図を示している。

図において、(a)モード1は第1の半導体スイッチング素子6に駆動信号が与えられる。このとき電流は直流電源1からリーケージトランス2の1次巻線3と第2のコンデンサ5を通って流れる。

- [0011] (b) モード2では第1の半導体スイッチング素子6がオフし、1次巻線3と第2のコンデンサ5を通って流れていた電流は第1のコンデンサ4に向かって流れ始めると同時に第1の半導体スイッチング素子6の電圧が上昇する。
- [0012] (c) モード3では第1のコンデンサ4の電圧がVDCから0Vに向かう。モード3では第1のコンデンサ4の両端電圧が0Vに達して、第2のスイッチング素子7を構成するダイオードがオンする。
- [0013] (d) モード4では共振により1次巻線3と第2のコンデンサ5を通って流れていた電流の向きが反転するようになるので、この時点で第2の半導体スイッチング素子7がオンしている必要がある。モード2, 3, 4の期間は第1の半導体スイッチング素子6の電圧は直流電源電圧VDCと同等となる。欧州のように商用電源電圧が実効値230Vの地域は電圧ピークが $\sqrt{2}$ 倍になるので直流電源電圧VDCはおよそ325Vとなる。
- [0014] (e) モード5では第2の半導体スイッチング素子7がオフし、第2のコンデンサ5と1次巻線3に流れている電流は第1のコンデンサ4に向かって流れ始め、第1のコンデンサ4の電圧がVDCまで上昇する。
- [0015] (f) モード6では第1のコンデンサ4の電圧がVDCに達して、第1の半導体スイッチング素子6を構成するダイオードがオンする。共振により1次巻線3と第2のコンデンサ5を通って流れている電流の向きが反転するようになり、この時点で第1の半導体スイッチング素子5をオンしておく必要あり、これがモード1となる。モード6, 1の期間は第2の半導体スイッチング素子7の電圧は直流電源電圧VDCと同等となる。
この回路構成によれば第1の半導体スイッチング素子6と第2の半導体スイッチング素子7に印加する電圧の最大値を直流電源電圧VDCとすることができる。
- [0016] モード2とモード5は1次巻線3からの電流が第1のコンデンサ4と第2のコンデンサ5に電流が流れる共振期間である。第1のコンデンサ4の容量値は第2のコンデンサ5の容量値の1/10以下に設定しているので、合成容量は、ほぼ第1のコンデンサ4の容量値に近くなる。この合成容量とリーケージトランス3のインピーダンスとで決まる時定数で第1の半導体スイッチング素子6と第2の半導体スイッチング素子7に印加するモード3, 5における電圧が変化する。この電圧変化が前記した時定数できる傾きを持つことにより、第1の半導体スイッチング素子のモード3におけるオフ時のスイッチ

グ損失が軽減される。

[0017] さらに、モード5では電圧がゼロになるので第1の半導体スイッチング素子のモード1におけるオン時は、第1の半導体スイッチング素子の印加電圧はゼロであるためオン時のスイッチング損失が低減される。これをゼロ電圧スイッチングと呼び、これらが共振回路方式の特徴であり、本方式はこの特徴を活かし、かつ、半導体スイッチング素子の電圧は直流電源電圧VDC以上にはならないという利点がある。第2のコンデンサ5は図4に示すように、その電圧がリップルの少ないものになるように十分大きな容量値に設定している。

[0018] ところで、図2のように、半導体スイッチング素子6と7の直列接続回路が直流電源1に並列に接続されているような2石でアームを構成するインバータ回路においては、半導体スイッチング素子6と7が交互にオン・オフを繰り返えすことで、リーケージトランジスタ2の1次巻線3に高周波交流を発生させ、その2次巻線9に高圧高周波を誘導しているのであるが、半導体スイッチング素子6と7が同時にオンしている期間が一瞬たりともあってはならない。直流電源1の短絡が生じるからである。

[0019] そこで、従来から、半導体スイッチング素子6と7の一方の半導体スイッチング素子がターンオフしてから他方の半導体スイッチング素子がターンオンするまでに、半導体スイッチング素子6と7のどちらもオンとならない期間(デッドタイム、略してDT)を必ず設けていた。

[0020] そこで、デッドタイムDTについて図4を用いて説明する。

図4は上記各モード1～6における第1および第2の半導体スイッチング素子6、7(図2)と第1および第2のコンデンサ4、5の電圧、電流波形を示している。

(a)は上記各モード1～6における第1の半導体スイッチング素子6の電流波形で、t0時点から導通していた(したがって、(b)で半導体スイッチング素子6のエミッタ・コレクタ間電圧はゼロ)半導体スイッチング素子6がモード1の終了時点t1でターンオフ(電流ゼロになる)している。

一方、(d)は第2の半導体スイッチング素子7の電圧波形で、t0時点からオフであつた半導体スイッチング素子7は、オン信号が加えられるモード3の開始時点t2までオフが続く。

したがって、 t_1 時点から t_2 時点までの期間DT1は、第1の半導体スイッチング素子6および第2の半導体スイッチング素子7が共にオフとなっている。

この期間DT1がデッドタイムに要求される最小値であり、最大値は t_1 時点から t_3 時点までの期間であり、この範囲内においてデッドタイムが許容される。

[0021] 同じく、(c)のように、第2の半導体スイッチング素子7が t_4 時点でターンオフ(電流ゼロとなる)してから、(a)のように第1の半導体スイッチング素子6にオン信号が加えられるモード6の開始時点 t_5 までの期間DT2がデッドタイムに要求される最小値であり、最大値は t_4 時点から t_6 時点までの期間であり、この範囲内においてデッドタイムが許容される。

従来の2石インバータ回路においては、このデッドタイムDTは半導体スイッチング素子6、7のそれぞれのターンオン、ターンオフに重なりが生じない範囲を計算で求めて期間DT1、DT2としており、この値は固定であった。

[0022] ところが電子レンジのインバータ回路の場合、周波数が高い領域で駆動しているときは、一方の半導体スイッチング素子がターンオフした後、他方の半導体スイッチング素子のエミッターコレクタ間電圧Vceが0に落ちるまでの時間が長くなるので、上記一方の半導体スイッチング素子がターンオフした後、固定のデッドタイム経過後に上記他方の半導体スイッチング素子にターンオン信号を印加すると、上記他方の半導体スイッチング素子はエミッターコレクタ間電圧Vceが0に落ちない間にターンオンすることになりスイッチング周波数が高い場合、半導体スイッチング素子に熱損失が発生しうることがあり、半導体スイッチング素子の故障やスパイク電流の発生によりノイズの発生源となった。

[0023] この熱損失が発生しノイズの発生する理由を同じく図4を用いて説明する。

(a)において、半導体スイッチング素子6が t_1 時点でターンオフ(電流ゼロになる)しても、(d)で他方の半導体スイッチング素子7の両端の電圧(実線)が0に下がるのに時間 $t_1 - t_2$ を必要としている。したがって、 t_2 時点で他方の半導体スイッチング素子7にターンオン信号が加えられると、半導体スイッチング素子7のエミッターコレクタ間の電圧が0に下がっているので、半導体スイッチング素子7は電圧からオン(導通)することとなり(これを「ゼロボルトスイッチング」と言う。)、熱損失やノイズの問題は生じ

ない。

[0024] ところが、 v_{dc} の台形の傾きは共振の強さによって変わる。共振が強い(周波数が低い)と傾きが急で半導体スイッチング素子7の両端の電圧が早くゼロとなるが、共振が弱い(周波数が高くなる)と傾きが緩くなるので、ゼロボルトまで下がるのに時間がかかる。このように周波数が高い領域で駆動しているときは、共振周波数から離れているので、時定数が長くなつて、(d)において、他方の半導体スイッチング素子7の両端の電圧(点線で示す)が0に下がるまでの時間が長くなり、時間 $t_1 - t_2$ の間に下がりきらず、時刻 t_2 を過ぎてもまだ所定の電圧(点線Fの V_{t2} を参照)が加わっている。

したがつて、通常通り、時点 t_2 で半導体スイッチング素子7にオン信号が加えられると、半導体スイッチング素子7のエミッターコレクタ間に所定の電圧 V_{t2} が加わったままでオンするので熱損失が発生した。また、大きな dv/dt の発生による急峻なスペイク電流が流れ、ノイズ源となつた。

[0025] このようなハードスイッチング(電圧又は電流がゼロでなくとも強制的に行うスイッチング)が行われても、デッドタイムは確保されているので、電源短絡といったような事故に繋がるものではなく、単にIGBTに熱損失が余分に発生するだけであり、しかしこれらの熱損失はヒートシンクで冷却されるので、これが生じてもインバータ動作は正常に続けられた。また、スペイク電流によるノイズは、大きな問題として取り上げられる値ではなかつた。このため、従来のインバータ回路においては、ハードスイッチングの弊害については全く問題とされなかつた。したがつて、従来固定であったデッドタイムDTを変化させるようにして無駄なエネルギーが費やされることのない、半導体スイッチング素子の寿命に悪影響を及ぼさない、かつノイズの発生し難いインバータ回路も考えられている。

発明の開示

発明が解決しようとする課題

[0026] そこで、本発明の目的は、デッドタイムDTを固定させるタイプの高周波加熱装置のみならず、デッドタイムDTを周波数に対して種々に可変にするタイプの高周波加熱装置に対しても、ソフトスタートを適用させようとするもので、しかも極めて簡単な回路を付加することでこれを簡単に実現することができる高周波加熱装置を提供すること

にある。

課題を解決するための手段

- [0027] 上記課題を解決するため、請求項1記載の高周波加熱装置の発明は、交流電源と該交流電源の電圧を整流する整流回路と該整流回路の出力電圧を平滑する平滑コンデンサとから成る直流電源と、2個の半導体スイッチング素子からなる直列回路と、リーケージトランスの1次巻線とコンデンサが接続された共振回路とを有し、前記直列回路は前記直流電源に並列に接続し、かつ交流等価回路において前記共振回路の一端は前記直列回路の中点に、他端は前記直流電源の一端に接続されると共に、それぞれの前記半導体スイッチング素子を駆動する駆動手段と、前記リーケージトランスの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネットロンとから成るマグネットロン駆動用の高周波加熱装置であって、それぞれの半導体スイッチング素子が同時にオフするデッドタイム作成回路を備えた高周波加熱装置において、前記駆動手段が前記半導体スイッチング素子を駆動する周波数の最低周波数を制限する機能を備え、該高周波加熱装置の動作開始時に前記最低周波数の設定を高くしておき、その後徐々に前記最低周波数の設定を低くすることを特徴とする。
- [0028] 請求項2記載の高周波加熱装置の発明は、交流電源と該交流電源の電圧を整流する整流回路と該整流回路の出力電圧を平滑する平滑コンデンサとから成る直流電源と、2個の半導体スイッチング素子からなる直列回路の2組と、リーケージトランスの1次巻線とコンデンサが接続された共振回路とを有し、前記2組の直列回路はそれぞれ前記直流電源に並列に接続し、前記共振回路の一端は前記一方の直列回路の中点に、他端は他方の直列回路の中点に接続されると共に、それぞれの前記半導体スイッチング素子を駆動する駆動手段と、前記リーケージトランスの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネットロンとから成るマグネットロン駆動用の高周波加熱装置であって、それぞれの半導体スイッチング素子が同時にオフするデッドタイム作成回路を備えた高周波加熱装置において、前記駆動手段が前記半導体スイッチング素子を駆動する周波数の最低周波数を制限する機能を備え、該高周波加熱装置の動作開始時に前記最低周波数の設定を高くしておき、その後徐々に前記最低周波数の設定を低くすることを特徴とする。

[0029] 請求項3記載の高周波加熱装置の発明は、交流電源と該交流電源の電圧を整流する整流回路と該整流回路の出力電圧を平滑する平滑コンデンサとから成る直流電源と、2個の半導体スイッチング素子からなる直列回路と、リーケージトランジスタの1次巻線とコンデンサが接続された共振回路とを有し、前記直列回路は前記直流電源に並列に接続し、前記共振回路は前記半導体スイッチング素子の一方に並列接続されると共に、それぞれの前記半導体スイッチング素子を駆動する駆動手段と、前記リーケージトランジスタの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネットロンとから成るマグネットロン駆動用の高周波加熱装置であつて、それぞれの半導体スイッチング素子が同時にオフするデッドタイム作成回路を備えた高周波加熱装置において、前記駆動手段は前記半導体スイッチング素子を駆動する周波数の最低周波数を制限する機能を備え、該高周波加熱装置の動作開始時に前記最低周波数の設定を高くしておき、その後徐々に前記最低周波数の設定を低くすることを特徴とする。

[0030] 請求項4記載の発明は、請求項1～3のいずれか1項記載の高周波加熱装置において、前記交流電源の入力電流と基準電流との差から誤差信号を作成する誤差信号作成回路と、前記交流電源を整流して得られる整流電圧／整流電流を前記誤差信号作成回路の出力(誤差信号)によって補正する周波数変調信号作成回路とを備え、該周波数変調信号作成回路の出力を前記デッドタイム作成回路に与えるようにした高周波加熱装置において、前記周波数変調信号作成回路と前記デッドタイム作成回路との間に最低周波数制限回路を挿入し、該最低周波数制限回路は制限周波数と前記周波数変調信号作成回路の出力信号を基にして前記デッドタイム作成回路に与え、前記高周波加熱装置の動作開始時は該最低周波数制限回路の設定周波数を前記周波数変調信号作成回路の出力より高く設定し、動作開始からの時間経過とともに徐々に前記制限周波数を低減し、前記デッドタイム作成回路に与える信号は前記制限周波数の低減にあわせて、前記制限周波数と前記周波数変調信号作成回路の出力信号でスイッチング周波数が高い信号を時間経過とともに選択し、徐々に前記周波数変調信号作成回路の出力信号に切り換えるように構成したことを特徴とする。

- [0031] 請求項5記載の発明は、請求項4記載の高周波加熱装置において、前記最低周波数制限回路が、コンデンサを備え、前記高周波加熱装置の停止中に前記コンデンサを充電しておき、前記高周波加熱装置動作開始と共に該コンデンサの電圧を前記デッドタイム作成回路に与えかつ該コンデンサの充電電荷を放電させるようにしたことを特徴とする。
- [0032] 請求項6記載の発明は、請求項1～5のいずれか1項記載の高周波加熱装置において、前記デッドタイム作成回路が、スイッチング周波数に関係なく一定または微増であることを特徴とする。
- 請求項7記載の発明は、請求項1～5のいずれか1項記載の高周波加熱装置において、前記デッドタイム作成回路がスイッチング周波数が高くなるにしたがってデッドタイムを増加させることを特徴とする。
- [0033] 請求項8記載の発明は、請求項7記載の高周波加熱装置において、前記デッドタイム作成回路が、所定のスイッチング周波数以下でデッドタイムを一定または微増させることを特徴とする。
- [0034] 請求項9記載の発明は、請求項7又は8記載の高周波加熱装置において、前記デッドタイム作成回路が、所定のスイッチング周波数以上でデッドタイムを急増させることを特徴とする。
- [0035] 請求項10記載の発明は、請求項8又は9記載の高周波加熱装置において、所定のスイッチング周波数以下の前記デッドタイムの一定値若しくは微増値、又は所定のスイッチング周波数以上の前記デッドタイムの急増値が可変であることを特徴とする。
- [0036] 請求項11記載の発明は、請求項8～10のいずれか1項記載の高周波加熱装置において、前記所定のスイッチング周波数の値が可変であることを特徴とする。
- [0037] 請求項12記載の発明は、請求項1～5のいずれか1項記載の高周波加熱装置において、前記デッドタイム作成回路はスイッチング周波数が高くなるにしたがってデッドタイムを階段状に増加させるものであることを特徴とする。
- [0038] 請求項13記載の発明は、請求項1～12のいずれか1項記載の高周波加熱装置において、前記デッドタイム作成回路が、スイッチング周波数の増加に比例して第一の

傾きで変化し、かつ所定のスイッチング周波数からは第二の傾きで変化するプラスおよびマイナスのそれぞれのオフセット電圧を基にデッドタイムを作成するものであることを特徴とする。

[0039] 請求項14記載の発明は、請求項1～13のいずれか1項記載の高周波加熱装置において、前記デッドタイム作成回路が、VCC電源と、デューティ制御電源と、スイッチング周波数に比例して変化する第一の電流と、所定の周波数から流れ出しつつスイッチング周波数に比例して変化する第二の電流と、前記二つの電流を合成してかつ所定の係数をかけた第三の電流と、前記デューティ制御電源に前記第三の電流に比例したプラスおよびマイナスのそれぞれのオフセット電圧を付加して成る二つの上位・下位電位を作成する上位・下位電位作成手段とを有し、前記二つの上位・下位電位を基にデッドタイムを作成することを特徴とする。

[0040] 請求項15記載の発明は、請求項14記載の高周波加熱装置において、前記デューティ制御電源の電圧および前記スイッチング周波数の少なくとも一方を変化させて入力電力または入力電流制御を行うようにしたことを特徴とする。

発明の効果

[0041] 以上のような構成を採ることにより、電源短絡の生じない、IGBTに熱損失の発生し難い、したがって無駄なエネルギーが費やされることのない、またノイズの発生し難いインバータ回路であって、しかも簡単な回路の付加でソフトスタートが可能となる。

図面の簡単な説明

[0042] [図1]本発明に係るインバータ共振回路に一定電圧を印加した場合の電流対使用周波数特性を示す線図である。

[図2]特許文献1記載の2石ブリッジのスイッチング素子で駆動する共振型高周波加熱装置の1例である。

[図3]図2の回路が動作する各モードを示している。

[図4]回路中の半導体スイッチング素子等の電圧電流波形図を示している。

[図5]本発明に係る2石ブリッジの駆動する高周波加熱装置を示している。

[図6]ソフトスタートを実施する最低周波数制限回路の第1実施例を示している。

[図7]ソフトスタートを実施する最低周波数制限回路の第2実施例を示している。

[図8]デッドタイムの作成原理を説明する図で、(a)は発振回路とデッドタイム作成回路の各出力と矩形波形成回路の出力の関係を説明する図であり、(b)は周波数が低い範囲では周波数が変わってもデッドタイムDTが変わらない原理を説明する図である。

[図9]デッドタイム作成回路の具体例である。

[図10]デッドタイム作成回路が有する電流一周波数特性を示している。

[図11]デッドタイム一周波数特性図で、(a)は周波数f1以下でデッドタイムDTを一定または微増させ、所定のスイッチング周波数f1以上でデッドタイムDTを急増させる例、(b)は変形例で、(イ)デッドタイムの一定値および急增值を上下可変する例、(ロ)は周波数f1での勾配を可変する例、(ハ)は変曲点周波数を左右に移動可変する例をそれぞれ示している。

[図12]デッドタイムDTを可変にする第2の実施例である。

[図13]図5の発振回路の1例を示している。

[図14]2石ブリッジのスイッチング素子で駆動する共振型高周波加熱装置の他の3例である。

[図15]本発明に係るインバータ回路の周波数対位相特性を示す線図である。

[図16]インバータ回路の出力電圧対位相特性を示す線図である。

符号の説明

- [0043] 1 直流電源
- 2 リーケージトランス
- 3 1次巻線
- 4 第1のコンデンサ
- 5 第2のコンデンサ
- 6 第1の半導体スイッチング素子
- 7 第2の半導体スイッチング素子
- 8 駆動部
- 9 2次巻線
- 10 全波倍電圧整流回路

11 マグネットロン

12 3次巻線

13 第3のコンデンサ

21 誤差信号作成回路

22 周波数変調信号作成回路

221 第1実施例に係る最低周波数制限回路

222 第2実施例に係る最低周波数制限回路

221a ランジスタ

221b、221d、221e 抵抗

221c コンデンサ

221f スイッチ

221g 増幅器

221h 定電流源

23 三角波搬送波発振回路

24 デッドタイム作成回路

25 矩形波形成回路

26 スイッチング素子駆動回路

発明を実施するための最良の形態

[0044] 図5は本発明に係る2石ブリッジの駆動する高周波加熱装置を示している。

図において、この高周波加熱装置は、直流電源1、リーケージトランス2、第1の半導体スイッチング素子6、第1のコンデンサ4、第2のコンデンサ5、第3のコンデンサ(平滑コンデンサ)13、第2の半導体スイッチング素子7、駆動部8、全波倍電圧整流回路10、およびマグネットロン11とで主回路が構成されている。主回路の構成は図2と同じであるので、重複説明は省略する。

そして、半導体スイッチング素子6、7を制御する制御回路は、入力電流 I_{in} と基準電流 Ref とからその差を求める誤差信号作成回路21と、誤差信号作成回路21と交流全波信号とから周波数変調信号を作成する周波数変調信号作成回路22と、本発明の目的を実現するためのソフトスタートを実施する最低周波数制限回路221と、三

角波搬送波を作成する発振回路23と、デッドタイムをスイッチング周波数の大きさによって変化させるデッドタイム作成回路24と、発振回路23の三角波出力とデッドタイム作成回路24のVQ7CとVQ8Cの各出力から各矩形波を形成する矩形波形成回路25と、矩形波形成回路25の出力によってスイッチング素子をオン／オフさせるパルスを発生するスイッチング素子駆動回路26から構成され、スイッチング素子駆動回路26の各出力がスイッチング素子(IGBT)6、7のゲートに与えられる。

[0045] 図6はソフトスタートを実施する最低周波数制限回路の第1実施例を示している。

図において、221は第1実施例に係る最低周波数制限回路で、この最低周波数制限回路221は、トランジスタ221aと、抵抗221b、221d、221eと、コンデンサ221cと、スイッチ221fと、増幅器221gとを備え、トランジスタ221aはエミッタが抵抗221bに、コレクタがVcc電源に、ベースがコンデンサ221cにそれぞれ接続され、抵抗221bは一端が周波数変調信号作成回路22の出力側に他端が前述のようにトランジスタ221aのエミッタに接続され、コンデンサ221cは一端が前述のようにトランジスタ221aのベースに他端がアースに接続されている。また、抵抗221eは一端がVcc電源に接続され、他端がスイッチ221fと抵抗221dとを介してアースに接続されている。スイッチ221fは装置が停止時にONとなる常閉接点で、その抵抗221d側端子はコンデンサ221cの+側に接続されている。

[0046] 次ぎに、この最低周波数制限回路221の動作について図(b)を使って説明する。

高周波加熱装置が動作停止中はスイッチ221fはON状態であるので、コンデンサ221cは電圧Vccの抵抗221eと221dとの分圧比で決まる電位に充電されている。したがって、トランジスタ221aのベース電位が高く、トランジスタ221aはON状態になり、最低周波数制限回路221の出力端からは高電圧V11が出力される(図bのV11)。

高周波加熱装置が動作開始する(図bのt1)と、スイッチ221fが開き(OFF)、コンデンサ221の充電回路が遮断されるので、抵抗221dを介して放電を開始する。したがって、トランジスタ221aのベース電位は徐々に低下し、トランジスタ221aの出力電位V12(図bのV12)は曲線的に徐々に低下してゆく。最低周波数制限回路221には周波数変調信号作成回路22の出力信号(全波整流)が入り、トランジスタ221aの出力信号とワイアードオア回路で結ばれているので、トランジスタ221aの出力電位と

周波数変調信号作成回路22の出力電位との高い方が最低周波数制限回路221から出力され、定常高周波電圧(図bのV13)に移行する。

したがって、高周波加熱装置が動作停止中から動作開始、過渡状態、定常状態に至るまでの最低周波数制限回路221からの出力電圧は図6(b)のようになる。

[0047] 図7はソフトスタートを実施する最低周波数制限回路の第2実施例を示している。

図において、222は第2実施例に係る最低周波数制限回路で、この最低周波数制限回路222は、トランジスタ222aと、抵抗222b、222d、222eと、コンデンサ222cと、スイッチ222fと、增幅器222gと、定電流源222hを備え、トランジスタ222aはエミッタが抵抗222bに、コレクタがVcc電源に、ベースがコンデンサ222cにそれぞれ接続され、抵抗222bは一端が周波数変調信号作成回路22の出力側に他端が前述のようにトランジスタ222aのエミッタに接続され、コンデンサ222cは一端が前述のようにトランジスタ222aのベースに他端がアースに接続されている。また、抵抗222eは一端がVcc電源に接続され、他端が抵抗222dを介してアースに接続されている。スイッチ222fは装置が停止時にONとなる常閉接点で、その一端はコンデンサ222cの+側に接続され、他端は抵抗222eと抵抗222dとの接続点に接続されている。コンデンサ222cの両端に定電流源222hが接続されている。

[0048] 次ぎに、この最低周波数制限回路222の動作について図(b)を使って説明する。

高周波加熱装置が動作停止中はスイッチ222fはON状態であるので、コンデンサ222cは電圧Vccの抵抗222eと222dとの分圧比で決まる電位(定電流源222hの影響を若干受けるが、その影響度は抵抗222eと222dの合成インピーダンスと定電流源の値により決まる。)に充電されている。電圧Vccに充電されている。したがって、トランジスタ222aのベース電位が高く、トランジスタ222aはON状態にあり、最低周波数制限回路222の出力端からは高電圧V11が出力される(図bのV11)。

高周波加熱装置が動作開始する(図bのt1)と、スイッチ222fが開き(OFF)、コンデンサ222の充電回路が遮断されるので、定電流源222hを介して放電開始する。したがって、トランジスタ222aのベース電位は徐々に低下し、トランジスタ222aの出力電位V12(図bのV12)は定電流源222hの働きにより直線的に低下してゆく。最低周波数制限回路222には周波数変調信号作成回路22の出力信号(全波整流)が入

り、トランジスタ222aの出力信号とワイヤードオア回路で結ばれているので、トランジスタ222aの出力電位と周波数変調信号作成回路22の出力電位との高い方が最低周波数制限回路222から出力され、定常高周波電圧(図bのV13)に移行する。

したがって、高周波加熱装置が動作停止中から動作開始、過渡状態、定常状態に至るまでの最低周波数制限回路222からの出力電圧は図6(b)のようになる。

[0049] トランジスタQ8、Q7のコレクタ電圧は、デッドタイム作成回路24からそれぞれ矩形波形成回路25に送られる(図5)。また、発振回路23の三角波出力も矩形波形成回路25に送られる。

矩形波形成回路25はコンパレータ251、252の2個を有し、コンパレータ251の反転入力端子(−)にトランジスタQ8のコレクタ電圧VQ8Cが、コンパレータ252の非反転入力端子(+)にトランジスタQ7のコレクタ電圧VQ7Cが与えられ、コンパレータ251の非反転入力端子(+)とコンパレータ252の反転入力端子(−)に発振回路23の三角波出力が与えられる。

各コンパレータ251、252は、非反転入力端子(+)の電位が反転入力端子(−)の電位よりも低いときは出力はなく(電位ゼロ)、非反転入力端子(+)の電位が反転入力端子(−)の電位を超えている間は出力を出す(電位ハイ)ようになっている。

[0050] デッドタイムDTは以下の3つのカテゴリーに分けることができる。

(1) : 周波数如何にかかわらず一定(固定)とするもの。

これは従来から行われていたものである。

これに対して、スイッチング周波数に応じて可変とするものとして、

(2) : 所定のスイッチング周波数を超えると、スイッチング周波数の増加とともに連続的に増加するもの。

(3) : 所定のスイッチング周波数を超えると、スイッチング周波数の増加とともに階段状に増加するもの。

の(2)と(3)が考えられる。

そして、本発明に係るソフトスタートを実施する回路は、上記(1)～(3)のいずれのものにも適用されることができるのである。

[0051] 図8は上記(2)の所定のスイッチング周波数を超えると、スイッチング周波数の増加

とともに連続的に増加するデッドタイムの作成原理を説明する図で、(a)は発振回路23とデッドタイム作成回路24の各出力と矩形波形成回路25の出力の関係を説明する図、(b)は所定周波数以下ではデッドタイムDTが変わらない原理を説明する図である。

図8において、t1時点より前では、コンパレータ252(図5参照)は非反転入力端子(+)の電位VQ7Cが反転入力端子(−)の三角波の電位を超えていているので半導体スイッチング素子がオンしている(出力1)。同じ時、コンパレータ251は非反転入力端子(+)の三角波の電位が反転入力端子(−)の電位VQ8Cよりも低いので半導体スイッチング素子はオフである(出力0)。

[0052] (1)t1時点で、コンパレータ252は非反転入力端子(+)の電位VQ7Cが反転入力端子(−)の三角波の電位より低くなるので出力0となる。

(2)t1～t4、コンパレータ252は出力0が続く。

(3)t2時点で、コンパレータ251は非反転入力端子(+)の三角波の電位が反転入力端子(−)の電位VQ8Cよりも高くなるので出力1となる。

(4)t2～t3、コンパレータ251は出力1が続く。

(5)t3時点で、コンパレータ251は非反転入力端子(+)の三角波の電位が反転入力端子(−)の電位VQ8Cよりも低くなるので出力は0となる。

(6)t4時点で、コンパレータ252は非反転入力端子(+)の電位VQ7Cが反転入力端子(−)の三角波の電位より高くなるので出力1となる。

(7)t4～t5で、コンパレータ252は出力1が続く。

(8)t5時点で、コンパレータ252は非反転入力端子(+)の電位VQ7Cが反転入力端子(−)の三角波の電位より低くなるので出力0となる。

(9)t3～t6、コンパレータ251は出力0が続く。

以下、同様に繰り返す。

[0053] コンパレータ251, 252の出力はスイッチング素子(IGBT)駆動回路26に与えられて、同じタイミングでスイッチング素子6, 7がオン、オフされる。

このようにして、スイッチング素子6, 7が同時にオフとなっている期間t1～t2, t3～

t4、t5～t6がデッドタイムDTとして得られる。

[0054] デッドタイムDTの期間は、従来は周波数如何にかかわらず一定(固定)であったが、これを改良するものとして、デッドタイムDTをスイッチング周波数に応じて可変とすることができる。ここでは、所定の周波数f1より小さいときはデッドタイムDTは所定の不変値(または微増値)とし、所定のスイッチング周波数f1より大きいときはデッドタイムDTは増加させるようにしている。

[0055] そこで、図8(b)を用いて、所定のスイッチング周波数f1より小さいときはデッドタイムDTは所定の不変値となる原理を説明する。

図で周波数が高い(実線)ときは、図8(a)で先に実線のVQ8CとVQ7Cと三角波を用いて説明したように、VQ8CとVQ7Cと三角波との間で、電位VQ7Cが三角波の電位より低くなるt1時点での出力0となり、三角波の電位が電位VQ8Cより高くなり出力1となるt2時点までの間がデッドタイムDTとして確保される。

そこで周波数が低くなると点線で示す三角波となり、その傾きは緩くなる。そこで、ここでは、同じデッドタイムDTが得られるようにするために、t1時点とt2時点からそれぞれ点線で示す三角波に向けて引いた垂線との交点C1、C2を通る電位VQ7C1とVQ8C1となるように、各オフセット電圧を決めている。抵抗R8、R7は一定であるので、このようなオフセット電圧となるような電流I8、I7を各抵抗R8、R7に流すようにしている。

このようにすることにより、周波数が変化して三角波が実線から点線のように変わったとしても、点線で示す三角波が2つの電位VQ7C1とVQ8C1を横切る時点t1、t2は同じ時点となるので、デッドタイムDTは同じになる。

[0056] 図9はデッドタイム作成回路の具体例を示している。

図において、Q01、Q02、Q1～Q8はトランジスタ、R1～R10は抵抗である。トランジスタQ1、Q3、Q4、Q5、Q6、Q7、Q8に流れる電流をそれぞれI1、I3、I4、I5、I6、I7、I8とし、トランジスタQ5、Q6、Q7のエミッタ電位をそれぞれ、VQ5E、VQ6E、VQ7Eとし、トランジスタQ7、Q8のコレクタ電位をそれぞれVQ7C、VQ8Cとする。トランジスタQ1とQ2とでカレントミラー回路を構成している。同じくトランジスタQ1とQ04とで、トランジスタQ3とQ4とで、トランジスタQ05とQ8とで、それぞれカレントミラー

回路を構成している。トランジスタQ04の出力は発振回路23(図13)へ与えられる。

また、トランジスタQ1とQ3とはそれぞれエミッタ側をVccに、コレクタ側をそれぞれトランジスタQ01とQ03のコレクタ側に接続され、トランジスタQ01とQ03のエミッタ側はそれぞれ端子MOD、端子DTADDに接続され、端子MODと端子DTADDはそれぞれ分圧抵抗を介して接地されている。トランジスタQ01とQ03のベースはトランジスタQ02のエミッタ側に接続され、トランジスタQ02のコレクタ側は接地されている。トランジスタQ02のベースには周波数変調信号作成回路22(図5)の出力である発振周波数の制御電圧が加えられる。

[0057] Vcc(ここでは12V)とアースの間にVcc側から、抵抗R10、抵抗R8、抵抗R7、抵抗R9の直列接続回路が設けられ、かつ抵抗R10と抵抗R8の間にトランジスタQ8がエミッタ側を抵抗R10に、コレクタ側を抵抗R8にして設けられている。また、抵抗R7と抵抗R9の間にトランジスタQ7がエミッタ側を抵抗R9に、コレクタ側を抵抗R7にして設けられている。抵抗R8と抵抗R7の間には $1/2V_{cc}$ (ここでは6V)が印加されている。この6Vを中心として、上方の抵抗R8の電圧降下は $I_8 \times R_8$ であり、下方の抵抗R7の電圧降下は $I_7 \times R_7$ である。電流 I_8 および電流 I_7 は周波数によって変えている。これによって、抵抗R7, R8の電圧降下分は周波数によって変化し、その結果、6Vを中心にオフセット電圧 V_{Q8C} と V_{Q7C} が変化する。

トランジスタQ8のベースにはカレントミラー回路を構成するトランジスタQ05のベース電圧が加えられる。トランジスタQ05、Q8の特性が等しく、各抵抗値も等しければ、 $I_6 = I_7 = I_8$ 、 $I_3 = I_4$ 、となる。

ただし、 $I_1 = I_2$ 、 $I_3 = I_4$ 、 $I_6 = (I_7 = I_8)$
に限定されるものではなく、比例関係にあればよい。

なお、 $I_7 = I_8$ は必要である。

[0058] 次に、デッドタイム作成回路の動作(すなわち、所定にスイッチング周波数以下のときはデッドタイムDTを不变(または微増)とし、所定のスイッチング周波数以上のときはデッドタイムDTを増加させる)について説明する。

[0059] 1) I_3 が流れていない範囲(すなわち、発振周波数が低い範囲)ではデッドタイムDTが不变(または微増)となる理由:

I3が流れていらない範囲では、

$I1 = I2 = I5$ 、となり、

また、 $VQ5E = VQ6E = VQ7E$

$I5 \times R5 = I6 \times R6 = I7 \times R9 = I1 \times R5$ 、となる。

トランジスタQ8、Q7に流れる電流I8、I7はそれぞれ次のようになる。

$$I8 = I6 = I1 \times (R5 / R6)$$

$$I7 = I1 \times (R5 / R9)$$

オフセット電圧VR8、VR7はそれぞれ次のようになる。

$$VR8 = I8 \times R8 = \{I1 \times (R5 / R6)\} \times R8$$

$$= I1 \times R5 \times (R8 / R6)$$

$$VR7 = I1 \times R5 \times (R7 / R9)$$

$VQ8C$ と $VQ7C$ は、6Vに上記オフセット電圧を加減したものであるから、

$$VQ8C = 6V + VR8 = 6V + I1 \times R5 \times (R8 / R6)$$

$$VQ7C = 6V - VR7 = 6V - I1 \times R5 \times (R7 / R9) \quad \cdots (1)$$

[0060] このように、周波数が低い(デッドタイムが一定でよい)範囲での電流I8、I7は三角波の充放電電流I1と比例関係にあるので、三角波の充放電電流I1を何倍かした値で用いることができる。これは図9のようなミラー回路で実現できる。電流I5に対して電流I6とI8をある一定の関係に置き、電流I6とI8を同じにし、電流I5に対して電流I7をある一定の関係に置いて、電流I7と電流I8は同じにしている。

[0061] 図10は、可変デッドクライム作成回路が有する電流－周波数特性を示している。

図において、I1、I3、I5はそれぞれ図9のトランジスタQ1、Q3、Q5に流れる電流である。I5は $I1 + I3$ である。

周波数が低い f_1 以下においては、電流I1(15)は一定(151)ないし微増(I52)となっているが、周波数が f_1 以上の高い範囲においては、周波数 f_1 を変曲点としてI3が急峻に流れ始めるので、これとI1との合計であるI5は急激に増加する。

[0062] 以上の $VQ8C$ と $VQ7C$ の式(1)と図10とから判ることは、発振周波数が低い範囲では $VQ8C$ と $VQ7C$ は共に発振回路のコンデンサの充放電電流I1に比例したオフセット電圧が得られるので、図10のように充放電電流I1が一定であればデッドタイムは

一定になり、また充放電電流I1が微増となればデッドタイムも微増となるということである。

[0063] 2)これに対して、I3が流れている範囲((すなわち、発振周波数が高い範囲)ではデッドタイムDTが変わる。その理由を次に述べる。

図9において、発振周波数が低い範囲では電流I3=0だったが、発振周波数が高い範囲では電流I3を次のようにして流すようにしている。すなわち、発振周波数制御電圧のトランジスタQ02のエミッタ電位が接点DTADD点の電位よりも低いときは、端子DTADDに接続されているトランジスタQ03はオンしない(したがって、電流I3は流れなかった)が、発振周波数制御電圧のトランジスタQ02のエミッタ電位が端子DT ADD点の電位よりも高くなると、端子DTADDに接続されているトランジスタQ03はオンするので、電流I3が流れ出す。図10において、発振周波数がf1より低い領域では電流I51は一定又は電流I52は微増であったが、発振周波数がf1より高い領域では、それまで0であったI3が急激に流れ始めるので、 $I_5 = I_1 + I_3$ となる。

I3が流れている範囲では、

$$I_5 = I_2 + I_4 = I_1 + I_3$$

$$I_5 \times R_5 = I_6 \times R_6 = I_7 \times R_9 = (I_1 + I_3) \times R_5, \text{ となる。}$$

したがって、トランジスタQ8、Q7のコレクタ電圧はそれぞれ式(2)のようになる。

$$V_{Q8C} = 6V + VR_8 = 6V + (I_1 + I_3) \times R_5 \times (R_8 / R_6)$$

$$V_{Q7C} = 6V - VR_7 = 6V - (I_1 + I_3) \times R_5 \times (R_7 / R_9)$$

……(2)

(a)の回路において、第1のコンデンサ41、第2のコンデンサ42、の容量設定により、第3のコンデンサ5を省略した回路においても同様の効果が得られる。

[0064] 以上のVQ8CとVQ7Cの式(2)と図10とから判ることは、VQ8CとVQ7Cは共に電流I3に比例したオフセット電圧が得られ、図10のように電流I3が急増すると、トランジスタQ8とQ7のコレクタ電位VQ8CとVQ7Cは電流I5($=I_1 + I_3$)の関数となっているので、電流I5が増加し、これにつれてトランジスタQ8とQ7のコレクタ電位VQ8CとVQ7Cは増加する。そして各コレクタ電位VQ8CとVQ7Cが増加すると、図8においてコレクタ電位VQ8Cは図示の位置よりも上昇し、VQ7Cは図示の位置よりも降下する

ので、デッドタイムDTの開始点である三角波とVQ7Cの交点は早くなり、デッドタイムDTの終了点である三角波とVQ8Cの交点は遅くなるため、デッドタイムDTは図示の幅よりも増加する。

[0065] 図11は、前記(2)の「所定のスイッチング周波数を超えると、スイッチング周波数の増加とともに連続的に増加するデッドタイムDT」の種々の例を示し、図12は前記(3)の「所定のスイッチング周波数を超えると、スイッチング周波数の増加とともに階段状に増加するデッドタイムDT」の例を示すものである。

[0066] 図11(a)では、所定のスイッチング周波数f1以下でデッドタイムDTを一定(または微増)させ、所定のスイッチング周波数f1以上でデッドタイムDTを急増させている。図11(b)は図11(a)の変形例である。

図11(b)の(イ)は図11(a)の所定のスイッチング周波数f1以下の前記デッドタイムの一定値または微増値L1をL11、L12、L13のように可変とし、および所定のスイッチング周波数f1以上のデッドタイムDTの急増値L2を、L21、L22、L23のように可変としている。

これは図9の端子DTMULTIの抵抗R5と抵抗R6の比率を変えることで行える。

すなわち、 $I_5 \times R_5 = I_6 \times R_6$

であるから、R5とR6の比を変えればI5とI6の比も変わる。I6はI7、I8の値を決めているので、I5とI6の比が変われば、I5に対するI7、I8の値も変わるので、6Vからのオフセット電圧も変わる。よってデッドタイムDTも変わる。このようにすれば、デッドタイムDTは同じ周波数であっても変わることができる。

[0067] 図11(b)の(ロ)は図11(a)の所定のスイッチング周波数f1においてデッドタイム勾配をL24、L25、L26のように可変としている。

この勾配は接点DTADDの上下の抵抗R31、R32の合成抵抗値で決まる。合成抵抗値が大きいとVccから流れる電流は余り流れないので、傾きは小さくなり(L26)、逆に合成抵抗値が小さいとVccから流れる電流は多くなり、傾きは大きくなる(L24)。すなわち、電流I3が多く流れると、電流I7、I8も多く増えるので、抵抗R7、R8の電圧降下が多くなり、6Vからのオフセット電圧が増える。したがって、トランジスタQ8、Q7のコレクタ電圧は前記式(2)によって、増加する。

なお、発振周波数が高くなるとデッドタイムDTが狭まる方向に作用するが、オフセット電圧の増加はそれ以上にデッドタイムDTが長くなる方向に働く。

[0068] 図11(b)の(ハ)は図11(a)の変曲点となる所定のスイッチング周波数f1を、f0、f2のように可変としている。

この変曲点は端子DTADD点の上下の抵抗R31, R32の抵抗比によって変えられる。すなわち、トランジスタq02のベースに加えられる発振周波数制御電圧がその抵抗比で決まる電圧を超えたたら電流I3が流れ始めるので、この抵抗R31, R32の抵抗比が変曲点となる。抵抗R31>R32であれば抵抗比で決まる電圧は低いので早く電流I3が流れ始める。電流I3が流れると、電流I7、I8も流れるので、抵抗R7, R8の電圧降下が生じ、6Vからのオフセット電圧が増え、したがって、トランジスタQ8、Q7のコレクタ電圧は前記式(2)によって増加し、デッドタイムDTは早く増加を始める(f0)。逆に、抵抗R31<R32であれば抵抗比で決まる電圧は高いので電流I3が流れ始めるまでに時間がかかり、デッドタイムDTの増加は遅く始まる(f2)。

[0069] 図12はデッドタイムDTの可変の第2の実施例である。

図11(a)では変曲点となる所定のスイッチング周波数f1を境にデッドタイムDTは、スイッチング周波数f1以下ではL1のように一定または微増であり、スイッチング周波数f1以上ではL2のように急増させるものであったが、図12では、スイッチング周波数がf0、f1、f2、f3と高くなるにしたがってデッドタイムDTをそれぞれL3、L4、L5、L6と階段状に増加させるものである。

このような階段状の構成は、図11(b)の(イ)で説明したデッドタイムL11、L12、L13を作成する手法を採用すれば簡単に実現することができる。すなわち、図9の端子DTMULTIの抵抗R5と抵抗R6をトランジスタ等の可変抵抗素子で構成し、所定の周波数でその比率を変えるようにすれば階段状の構成が得られる。

[0070] 図13は図5の発振回路23の1例を示している。

発振回路23はコンパレータ231, 232の2個を有し、コンパレータ231の反転入力端子a(−)に分圧抵抗235の電圧V1が、コンパレータ232の非反転入力端子b(+)に分圧抵抗236の電圧V2(ただし、V1>V2)が、コンパレータ231の非反転入力端子b(+)とコンパレータ232の反転入力端子a(−)にコンデンサ234の電圧が与えら

れる。

各コンパレータ231, 232は、非反転入力端子b(+)の電位が反転入力端子a(−)の電位よりも低いときは出力はゼロ、非反転入力端子b(+)の電位が反転入力端子a(−)の電位を超えている間は出力1を出すようになっている。

[0071] 各オペアンプ231, 232の出力は、SRフリップフロップ233のS端子とR端子に入れられる。SRフリップフロップ233の非Q端子の出力でコンデンサ234の充放電回路が形成される。

そこで、今、図13に示すように、コンデンサ234の充電回路が形成されていると、コンデンサ234の電位が上昇する。このコンデンサ234の電位が出力される。これに伴ってコンパレータ231の非反転入力端子b(+)の電位が上昇し、反転入力端子a(−)の電位V1を超えたとき出力1がS端子に加えられ、非Q端子の出力でコンデンサ234の放電回路が形成される。以後、コンデンサ234の電位が低下し、このコンデンサ234の電位が出力される。これに伴ってコンパレータ232の非反転入力端子b(+)の電位が低下し、反転入力端子a(−)の電位V2以下になったとき出力1がR端子に加えられ、非Q端子の出力でコンデンサ234の充電回路が形成される。

以上のようにして、コンデンサ234の充放電電位が出力され、三角波発振回路23が得られる。また、充電電流Irの大きさで、三角波の勾配が決まる。

[0072] なお、本発明に係る2石ブリッジの駆動する高周波加熱装置のインバータ回路としては、図5で示した高周波加熱装置に限られるものではなく、この他2石でブリッジのアームを構成したスイッチング素子を用いた共振型回路方式のインバータ回路であればすべてに適用可能である。

図14はこれらのインバータ回路の3種を示すものである。

図14(a)において、直流電源1は商用電源を全波整流して直流電圧VDCを第1のコンデンサ41と第2のコンデンサ42との直列接続回路に、および第1の半導体スイッチング素子6と第2の半導体スイッチング素子7との直列接続回路に印加する。第1のコンデンサ41と第2のコンデンサ42の接続点と第1の半導体スイッチング素子6と第2の半導体スイッチング素子7の接続点との間にリーケージトランス2の1次巻線3と第3のコンデンサ5の直列接続回路が接続されている。第1の半導体スイッチング素子6と

第2の半導体スイッチング素子7の各ベースには、駆動部8からの制御信号が与えられる。そして駆動部8の中に、デッドタイム作成回路24が組み込まれている。なお、リーケージトランス2の2次側およびマグネットロンは図示省略している。

そして、本発明の目的を実現するためのソフトスタートを実施する最低周波数制限回路は、図5と全く同じようにこの回路にも適用することができる。すなわち、図5において、入力電流Iinと基準電流Refとからその差を求める誤差信号作成回路21と、誤差信号作成回路21と交流全波信号とから周波数変調信号を作成する周波数変調信号作成回路22と、本発明の目的を実現するためのソフトスタートを実施する最低周波数制限回路221と、三角波搬送波を作成する発振回路23と、デッドタイム作成回路24と、発振回路23の三角波出力とデッドタイム作成回路24のVQ7CとVQ8Cの各出力から各矩形波を形成する矩形波形成回路25と、矩形波形成回路25の出力によってスイッチング素子をオン／オフさせるパルスを発生するスイッチング素子駆動回路26を設ければよい。

このようにすることにより、電源短絡の生じない、IGBTに熱損失の発生し難い、したがって無駄なエネルギーが費やされることのない、またノイズの発生し難いインバータ回路であって、しかも簡単な回路の付加でソフトスタートが可能となる。

[0073] 図14(b)において、直流電源1は商用電源を全波整流して直流電圧VDCをリーケージトランス2の1次巻線3と第1のコンデンサ5と第2のコンデンサ43との直列接続回路に、および第1の半導体スイッチング素子6と第2の半導体スイッチング素子7との直列接続回路に印加する。第1のコンデンサ5と第2のコンデンサ43の接続点と第1の半導体スイッチング素子6と第2の半導体スイッチング素子7の接続点との間を短絡している。第1の半導体スイッチング素子6と第2の半導体スイッチング素子7の各ベースには、駆動部8からの制御信号が与えられる。そして駆動部8の中にデッドタイム作成回路24が組み込まれている。なお、リーケージトランス2の2次側およびマグネットロンは図示省略している。

そして、本発明の目的を実現するためのソフトスタートを実施する最低周波数制限回路は、図5と全く同じようにこの回路にも適用することができる。すなわち、図5において、入力電流Iinと基準電流Refとからその差を求める誤差信号作成回路21と、誤

差信号作成回路21と交流全波信号とから周波数変調信号を作成する周波数変調信号作成回路22と、本発明の目的を実現するためのソフトスタートを実施する最低周波数制限回路221と、三角波搬送波を作成する発振回路23と、デッドタイム作成回路24と、発振回路23の三角波出力とデッドタイム作成回路24のVQ7CとVQ8Cの各出力から各矩形波を形成する矩形波形成回路25と、矩形波形成回路25の出力によってスイッチング素子をオン／オフさせるパルスを発生するスイッチング素子駆動回路26を設ければよい。

このようにすることにより、電源短絡の生じない、IGBTに熱損失の発生し難い、したがって無駄なエネルギーが費やされることのない、またノイズの発生し難いインバータ回路であって、しかも簡単な回路の付加でソフトスタートが可能となる。

[0074] 図14(c)はフルブリッジ回路を示す回路である。

図において、直流電源1は商用電源を全波整流して直流電圧VDCを第1の半導体スイッチング素子61と第2の半導体スイッチング素子71との直列接続回路および第3の半導体スイッチング素子62と第4の半導体スイッチング素子72との直列接続回路にそれぞれ印加する。第1の半導体スイッチング素子61と第2の半導体スイッチング素子71の接続点と第3の半導体スイッチング素子62と第4の半導体スイッチング素子72の接続点との間にリーケージトランス2の1次巻線3と第3のコンデンサ5の直列接続回路が接続されている。第3のコンデンサ5は省略することができる。第1の半導体スイッチング素子61、第2の半導体スイッチング素子71、第3の半導体スイッチング素子62、そして第4の半導体スイッチング素子72の各ベースには、駆動部8からの制御信号が与えられる。そして駆動部8の中にデッドタイム作成回路24が組み込まれている。なお、リーケージトランス2の2次側およびマグネットロンは図示省略している。

そして、本発明の目的を実現するためのソフトスタートを実施する最低周波数制限回路は、図5と全く同じようにこの回路にも適用することができる。すなわち、図5において、入力電流Iinと基準電流Refとからその差を求める誤差信号作成回路21と、誤差信号作成回路21と交流全波信号とから周波数変調信号を作成する周波数変調信号作成回路22と、本発明の目的を実現するためのソフトスタートを実施する最低

周波数制限回路221と、三角波搬送波を作成する発振回路23と、デッドタイム作成回路24と、発振回路23の三角波出力とデッドタイム作成回路24のVQ7CとVQ8Cの各出力から各矩形波を形成する矩形波形成回路25と、矩形波形成回路25の出力によってスイッチング素子をオン／オフさせるパルスを発生するスイッチング素子駆動回路26を設ければよい。

このようにすることにより、電源短絡の生じない、IGBTに熱損失の発生し難い、したがって無駄なエネルギーが費やされることのない、またノイズの発生し難いインバータ回路であって、しかも簡単な回路の付加でソフトスタートが可能となる。

[0075] 図15は本発明に係るインバータ回路の周波数対位相特性を示す線図である。図15において、電圧の低い位相0や180度近傍では周波数を小さくし、位相90度や180度近傍では周波数を大きくするようにしている。このことにより、電圧の低い位相0や180度近傍では周波数を小さくしているので、図1の電流対使用周波数特性から出力電流(電圧)は大きくなり、逆に位相90度や270度近傍では電圧は十分に高いので、周波数を最大にして図1の電流対使用周波数特性から出力電流(電圧)を絞っている。その結果、図16に示すように、位相0度～180度(180度～360度)に亘って出力電圧は均一に近いものとなる。

[0076] これに対して、図15の周波数対位相特性を点線F0で示す線図のように位相に対して何も変化させない場合は、電圧の低い位相0や180度近傍でも周波数は大きいので、図1の電流対使用周波数特性から出力電流(電圧)は小さいままであり、その結果、図16に点線V1で示すように、位相0度や180度近傍で十分な電圧が得られないものとなってしまう。

[0077] また、実線F1は直流電源をつくるときの交流電流をCTで転出した入力電流Ri(図5)が基準電流Refと等しくて誤差ゼロの場合の周波数一位相線図であり、実線F2は入力電流Riが基準電流Refよりも大きい場合の周波数一位相線図であり、図1の使用範囲内で周波数を高くして電流を下げるようになり、実線F3は入力電流Riが基準電流Refよりも小さい場合の周波数一位相線図であり、図1の使用範囲内で周波数を低くして電流を増加させている。

[0078] 図16において、Vinは商用電源の電圧波形であり、その上の点線V1は全位相に

亘つてある一定の周波数でスイッチングした場合の電圧波形で、V_Oはさらにこれに図15のような周波数変調を加えるた電圧(昇圧トランスの2次側電圧)である。V_{in}、V₁、V_Oはそれぞれ比率は大きく異なるが見易いように同一図上に表している。図15の点線F₀のように変調をかけない一定の周波数のときの昇圧トランスの2次側電圧は点線V₁であり、この波形は非線形であるマグネットロンの負荷には整合していない。これに対して、図15の線図F₁のように、電圧の低い位相0や180度近傍では周波数を小さくし、位相90度や180度近傍では周波数を大きくすることにより、電圧の低い位相0や180度近傍では出力電流(電圧)は大きくなり、逆に位相90度や270度近傍では出力電流(電圧)を絞っているので、図16のV_Oに示すように、位相0度～180度(180度～360度)に亘つてどの位相においても一定の電圧が昇圧トランスの2次側に発生するようにしている。この波形は非線形であるマグネットロンの負荷には整合している。

[0079] なお、図5のスイッチング素子(IGBT)6、7をデュテイ制御した場合も、このデッドタイム作成回路はデッドタイムの制御に有効である。なぜなら、デッドタイムの制御のためにコレクタ電圧VQ7CとVQ8Cを連動させて上下させるには、中心電圧6Vを変えればよく、この6Vを変えることによって、2個のトランジスタQ8、Q7のオン・オフの比を変える(デュテイ制御)ことができるからである。すなわち、2つのトランジスタのデューティ比が50対50のとき(12V電源で動作させているので、6Vで動作させているとき)が出力が最も高く、6V以下または以上にしてゆくと、2つのトランジスタのコレクタ電圧VQ8CとVQ7Cを連動させて同時に上下させることになり、2つのトランジスタのオン・オフ比が変わってゆき、したがって出力が減ってゆく。しかしながら、この場合でも、抵抗R8とR7に発生するオフセット電圧は変わらないので、一定のまま推移する。よってこの回路はデュテイ制御の場合にもデッドタイムの可変に有効となることが判る。

[0080] 以上のように、本発明によれば、直流をショッピングして交流を出力するための2個の半導体スイッチング素子を駆動する駆動手段が半導体スイッチング素子を駆動する周波数の最低周波数を制限する機能を備え、高周波加熱装置の動作開始時に前記最低周波数の設定を高くしておき、その後徐々に前記最低周波数の設定を低くす

るものであり、具体的に、交流電源の入力電流と基準電流との差から誤差信号を作成する誤差信号作成回路と、前記交流電源を整流して得られる整流電圧／整流電流を前記誤差信号作成回路の出力（誤差信号）によって補正する周波数変調信号作成回路とを備え、該周波数変調信号作成回路の出力をデッドタイム作成回路に与えるようにした高周波加熱装置において、前記周波数変調信号作成回路と前記デッドタイム作成回路との間に最低周波数制限回路を挿入し、該最低周波数制限回路は制限周波数と前記周波数変調信号作成回路の出力信号を基にして前記デッドタイム作成回路に与え、前記高周波加熱装置の動作開始時は該最低周波数制限回路の設定周波数を前記周波数変調信号作成回路の出力より高く設定し、動作開始からの時間経過とともに徐々に前記制限周波数を低減し、前記デッドタイム作成回路に与える信号は前記制限周波数の低減にあわせて、前記制限周波数と前記周波数変調信号作成回路の出力信号でスイッチング周波数が高い信号を時間経過とともに選択し、徐々に前記周波数変調信号作成回路の出力信号に切り換えるように構成し、また、前記最低周波数制限回路が、コンデンサを備え、前記高周波加熱装置の停止中に前記コンデンサを充電しておき、前記高周波加熱装置動作開始と共に該コンデンサの電圧を前記デッドタイム作成回路に与えかつ該コンデンサの充電電荷を放電させるようにしたことで、IGBTに熱損失の発生し難い、したがって無駄なエネルギーが費やされることのない、またノイズの発生し難いインバータ回路を得ると共に、簡単な回路でソフトスタートが可能となる。

本発明を詳細にまた特定の実施態様を参照して説明したが、本発明の精神と範囲を逸脱することなく様々な変更や修正を加えることができるることは当業者にとって明らかである。

本出願は、2004年4月7日出願の日本特許出願、出願番号2004-113272に基づくものであり、その内容はここに参考として取り込まれる。

産業上の利用可能性

[0081] 本発明の高周波加熱装置によれば、電源短絡の生じない、IGBTに熱損失の発生し難い、したがって無駄なエネルギーが費やされることのない、またノイズの発生し難いインバータ回路であって、しかも簡単な回路の付加でソフトスタートが可能となる。

請求の範囲

[1] 交流電源と該交流電源の電圧を整流する整流回路と該整流回路の出力電圧を平滑する平滑コンデンサとから成る直流電源と、2個の半導体スイッチング素子からなる直列回路と、リーケージトランスの1次巻線とコンデンサが接続された共振回路とを有し、前記直列回路は前記直流電源に並列に接続し、かつ交流等価回路において前記共振回路の一端は前記直列回路の中点に、他端は前記直流電源の一端に接続されると共に、それぞれの前記半導体スイッチング素子を駆動する駆動手段と、前記リーケージトランスの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネットロンとから成るマグネットロン駆動用の高周波加熱装置であつて、それぞれの半導体スイッチング素子が同時にオフするデッドタイム作成回路を備えた高周波加熱装置において、

前記駆動手段は前記半導体スイッチング素子を駆動する周波数の最低周波数を制限する機能を備え、該高周波加熱装置の動作開始時に前記最低周波数の設定を高くしておき、その後徐々に前記最低周波数の設定を低くすることを特徴とする高周波加熱装置。

[2] 交流電源と該交流電源の電圧を整流する整流回路と該整流回路の出力電圧を平滑する平滑コンデンサとから成る直流電源と、2個の半導体スイッチング素子からなる直列回路の2組と、リーケージトランスの1次巻線とコンデンサが接続された共振回路とを有し、前記2組の直列回路はそれぞれ前記直流電源に並列に接続し、前記共振回路の一端は前記一方の直列回路の中点に、他端は他方の直列回路の中点に接続されると共に、それぞれの前記半導体スイッチング素子を駆動する駆動手段と、前記リーケージトランスの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネットロンとから成るマグネットロン駆動用の高周波加熱装置であつて、それぞれの半導体スイッチング素子が同時にオフするデッドタイム作成回路を備えた高周波加熱装置において、

前記駆動手段は前記半導体スイッチング素子を駆動する周波数の最低周波数を制限する機能を備え、該高周波加熱装置の動作開始時に前記最低周波数の設定を高くしておき、その後徐々に前記最低周波数の設定を低くすることを特徴とする高周

波加熱装置。

- [3] 交流電源と該交流電源の電圧を整流する整流回路と該整流回路の出力電圧を平滑する平滑コンデンサとから成る直流電源と、2個の半導体スイッチング素子からなる直列回路と、リーケージトランスの1次巻線とコンデンサが接続された共振回路とを有し、前記直列回路は前記直流電源に並列に接続し、前記共振回路は前記半導体スイッチング素子の一方に並列接続されると共に、それぞれの前記半導体スイッチング素子を駆動する駆動手段と、前記リーケージトランスの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネットロンとから成るマグネットロン駆動用の高周波加熱装置であつて、それぞれの半導体スイッチング素子が同時にオフするデッドタイム作成回路を備えた高周波加熱装置において、

前記駆動手段は前記半導体スイッチング素子を駆動する周波数の最低周波数を制限する機能を備え、該高周波加熱装置の動作開始時に前記最低周波数の設定を高くしておき、その後徐々に前記最低周波数の設定を低くすることを特徴とする高周波加熱装置。

- [4] 前記交流電源の入力電流と基準電流との差から誤差信号を作成する誤差信号作成回路と、前記交流電源を整流して得られる整流電圧／整流電流を前記誤差信号作成回路の出力(誤差信号)によって補正する周波数変調信号作成回路とを備え、該周波数変調信号作成回路の出力を前記デッドタイム作成回路に与えるようにした高周波加熱装置において、

前記周波数変調信号作成回路と前記デッドタイム作成回路との間に最低周波数制限回路を挿入し、該最低周波数制限回路は制限周波数と前記周波数変調信号作成回路の出力信号を基にして前記デッドタイム作成回路に与え、前記高周波加熱装置の動作開始時は該最低周波数制限回路の設定周波数を前記周波数変調信号作成回路の出力より高く設定し、動作開始からの時間経過とともに徐々に前記制限周波数を低減し、前記デッドタイム作成回路に与える信号は前記制限周波数の低減にあわせて、前記制限周波数と前記周波数変調信号作成回路の出力信号でスイッチング周波数が高い信号を時間経過とともに選択し、徐々に前記周波数変調信号作成回路の出力信号に切り換えるように構成したことを特徴とする請求項1～3のいづ

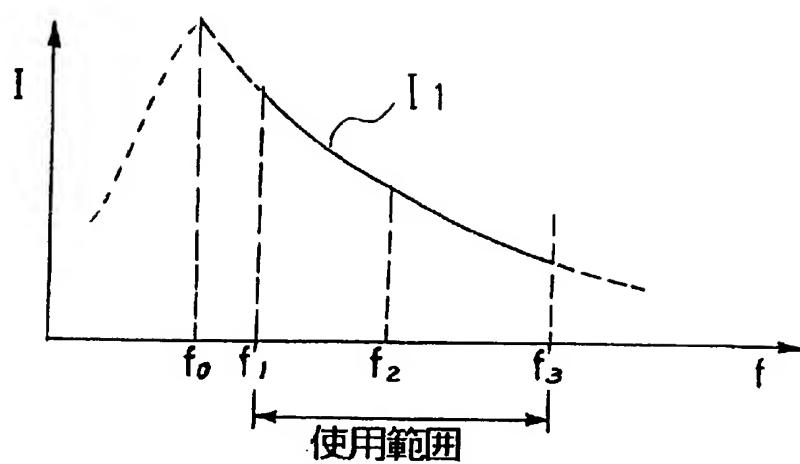
れか1項記載の高周波加熱装置。

- [5] 前記最低周波数制限回路が、コンデンサを備え、前記高周波加熱装置の停止中に前記コンデンサを充電しておき、前記高周波加熱装置動作開始と共に該コンデンサの電圧を前記デッドタイム作成回路に与えかつ該コンデンサの充電電荷を放電させるようにしたことを特徴とする請求項4記載の高周波加熱装置。
- [6] 前記デッドタイム作成回路は、スイッチング周波数に関係なく一定または微増であることを特徴とする請求項1～5のいずれか1項記載の高周波加熱装置。
- [7] 前記デッドタイム作成回路はスイッチング周波数が高くなるにしたがってデッドタイムを増加させることを特徴とする請求項1～5のいずれか1項記載の高周波加熱装置。
- [8] 前記デッドタイム作成回路は、所定のスイッチング周波数以下でデッドタイムを一定または微増させることを特徴とする請求項7記載の高周波加熱装置。
- [9] 前記デッドタイム作成回路は、所定のスイッチング周波数以上でデッドタイムを急増させることを特徴とする請求項7又は8記載の高周波加熱装置。
- [10] 所定のスイッチング周波数以下の前記デッドタイムの一定値若しくは微增值、又は所定のスイッチング周波数以上の前記デッドタイムの急增值が可変であることを特徴とする請求項8又は9記載の高周波加熱装置。
- [11] 前記所定のスイッチング周波数の値が可変であることを特徴とする請求項8～10のいずれか1項記載の高周波加熱装置。
- [12] 前記デッドタイム作成回路はスイッチング周波数が高くなるにしたがってデッドタイムを階段状に増加させるものであることを特徴とする請求項1～5のいずれか1項記載の高周波加熱装置。
- [13] 前記デッドタイム作成回路は、スイッチング周波数の増加に比例して第一の傾きで変化し、かつ所定のスイッチング周波数からは第二の傾きで変化するプラスおよびマイナスのそれぞれのオフセット電圧を基にデッドタイムを作成するものであることを特徴とする請求項1～12のいずれか1項記載の高周波加熱装置。
- [14] 前記デッドタイム作成回路は、VCC電源と、デューティ制御電源と、スイッチング周波数に比例して変化する第一の電流と、所定の周波数から流れ出しつつスイッチ

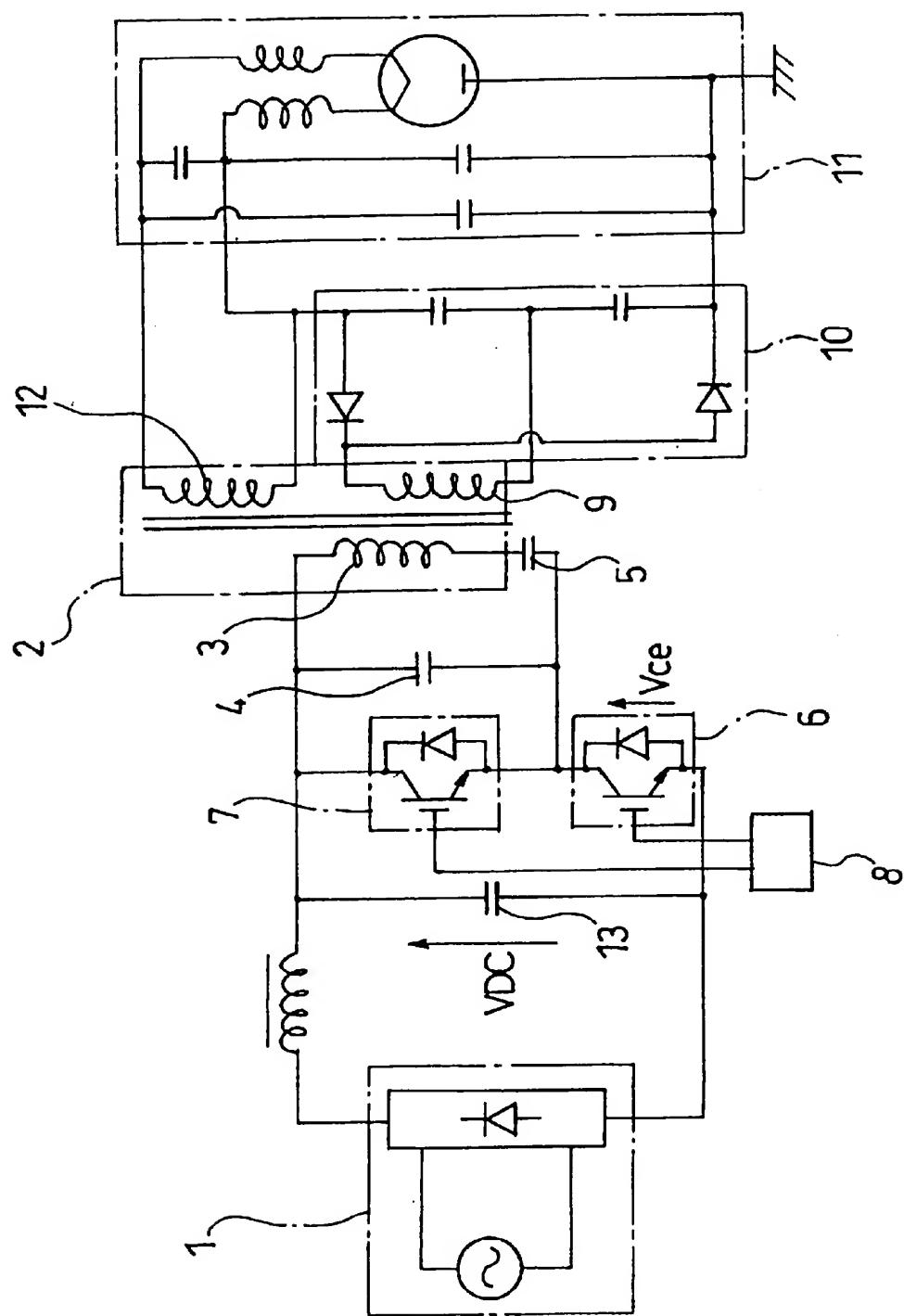
グ周波数に比例して変化する第二の電流と、前記二つの電流を合成してかつ所定の係数をかけた第三の電流と、前記デューティ制御電源に前記第三の電流に比例したプラスおよびマイナスのそれぞれのオフセット電圧を付加して成る二つの上位・下位電位を作成する上位・下位電位作成手段とを有し、前記二つの上位・下位電位を基にデッドタイムを作成することを特徴とする請求項1～13のいずれか1項記載の高周波加熱装置。

- [15] 前記デューティ制御電源の電圧および前記スイッチング周波数の少なくとも一方を変化させて入力電力または入力電流制御を行うようにしたことを特徴とする請求項14記載の高周波加熱装置。

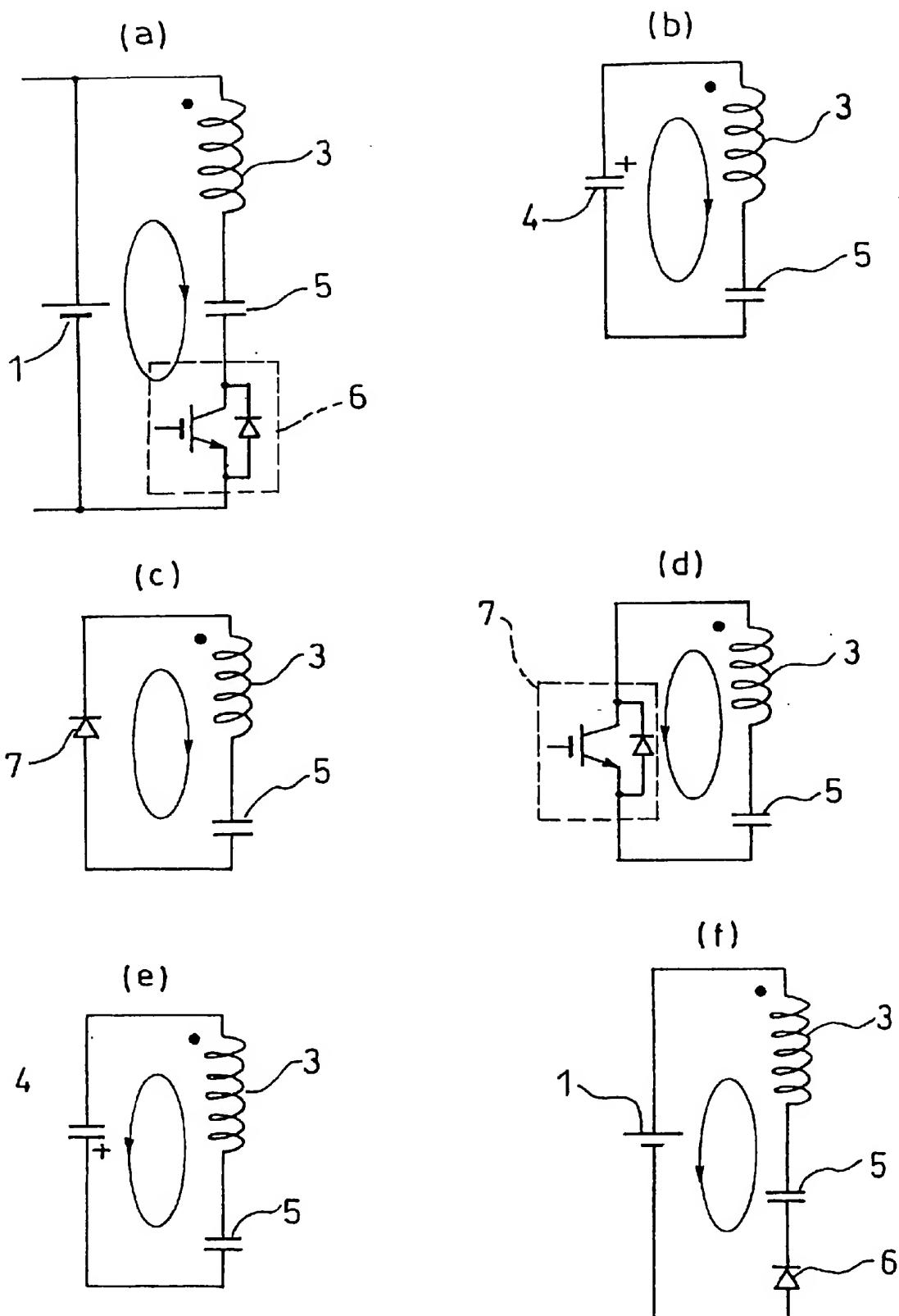
[図1]



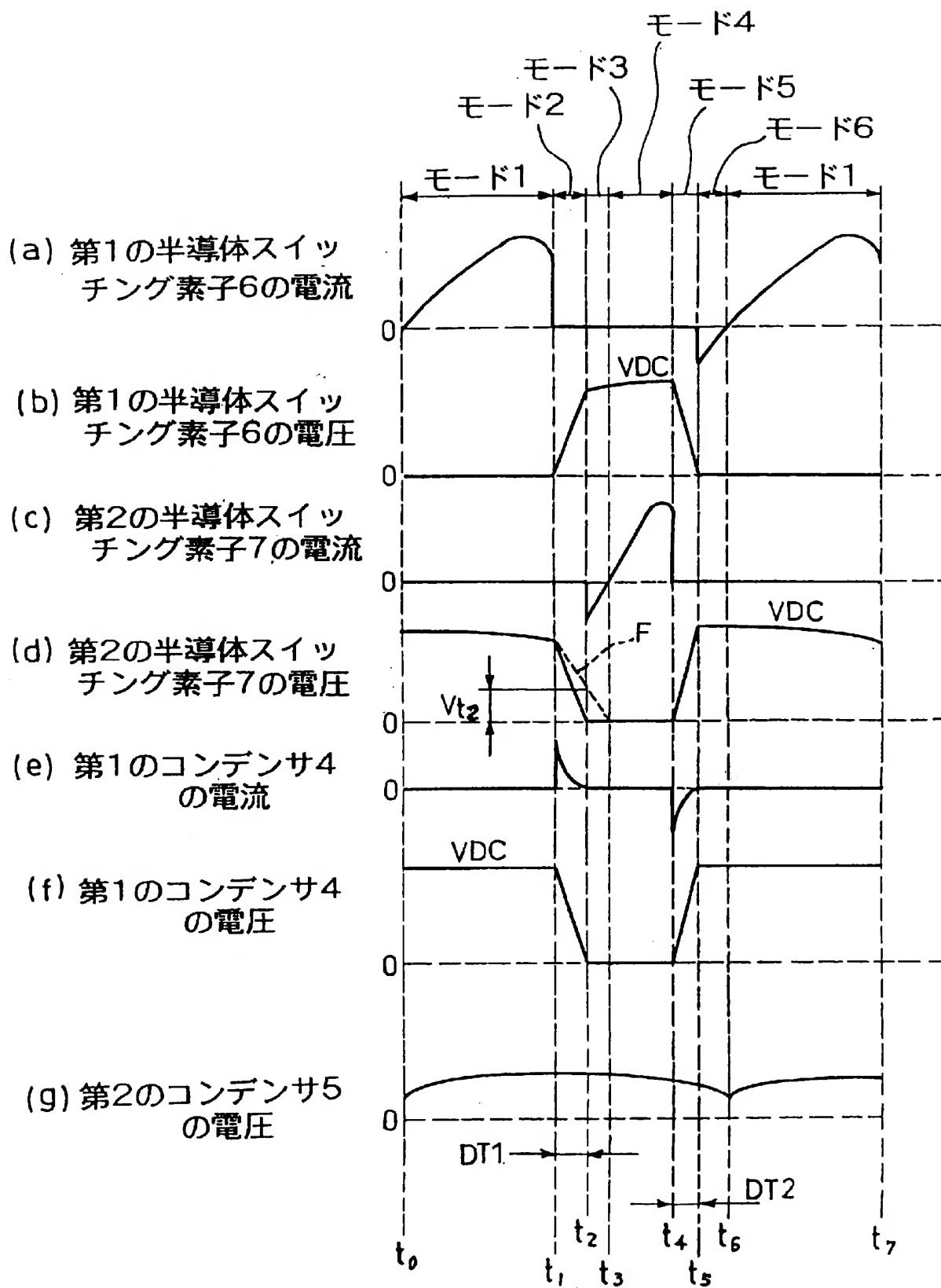
[図2]



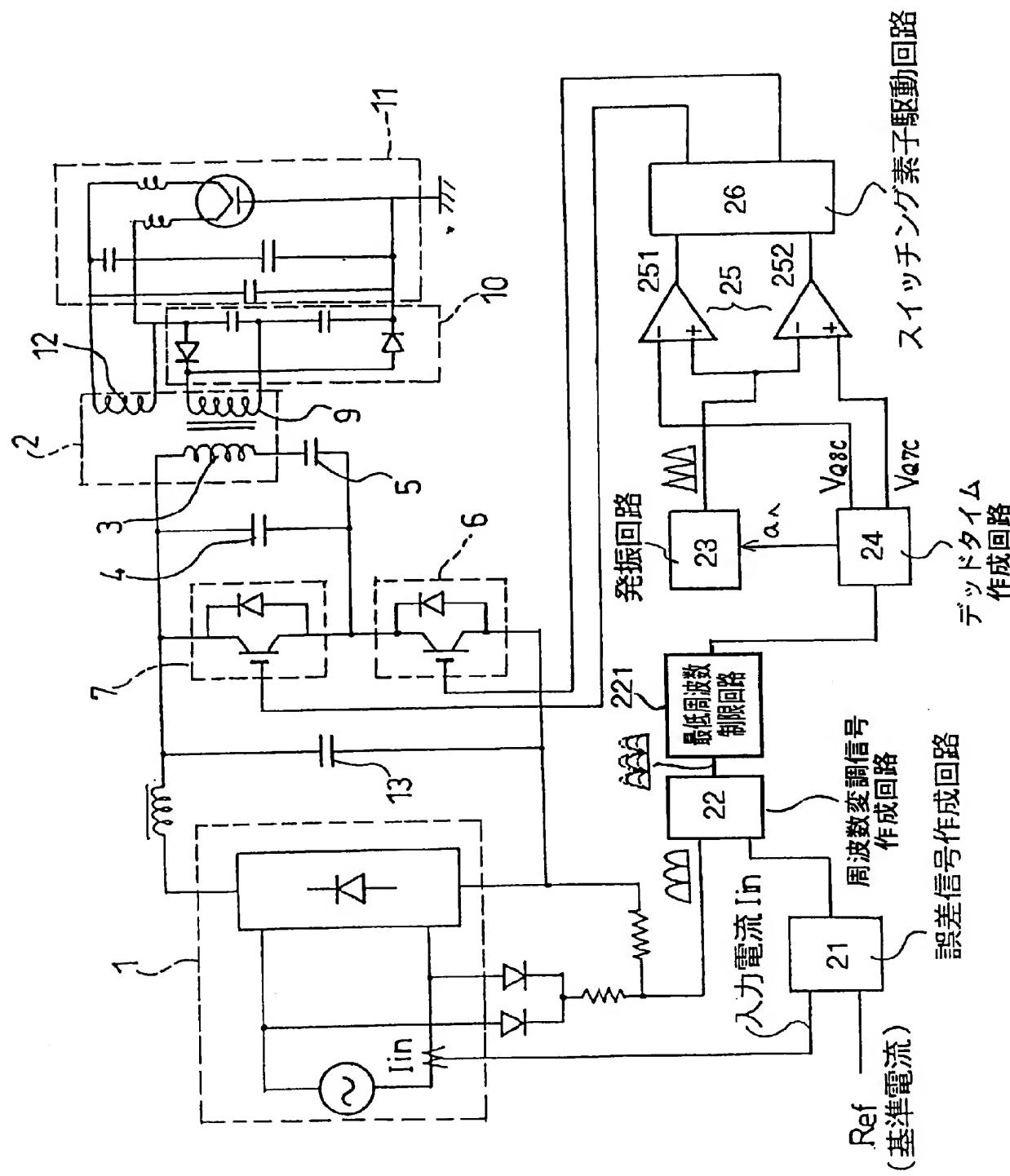
[図3]



[図4]

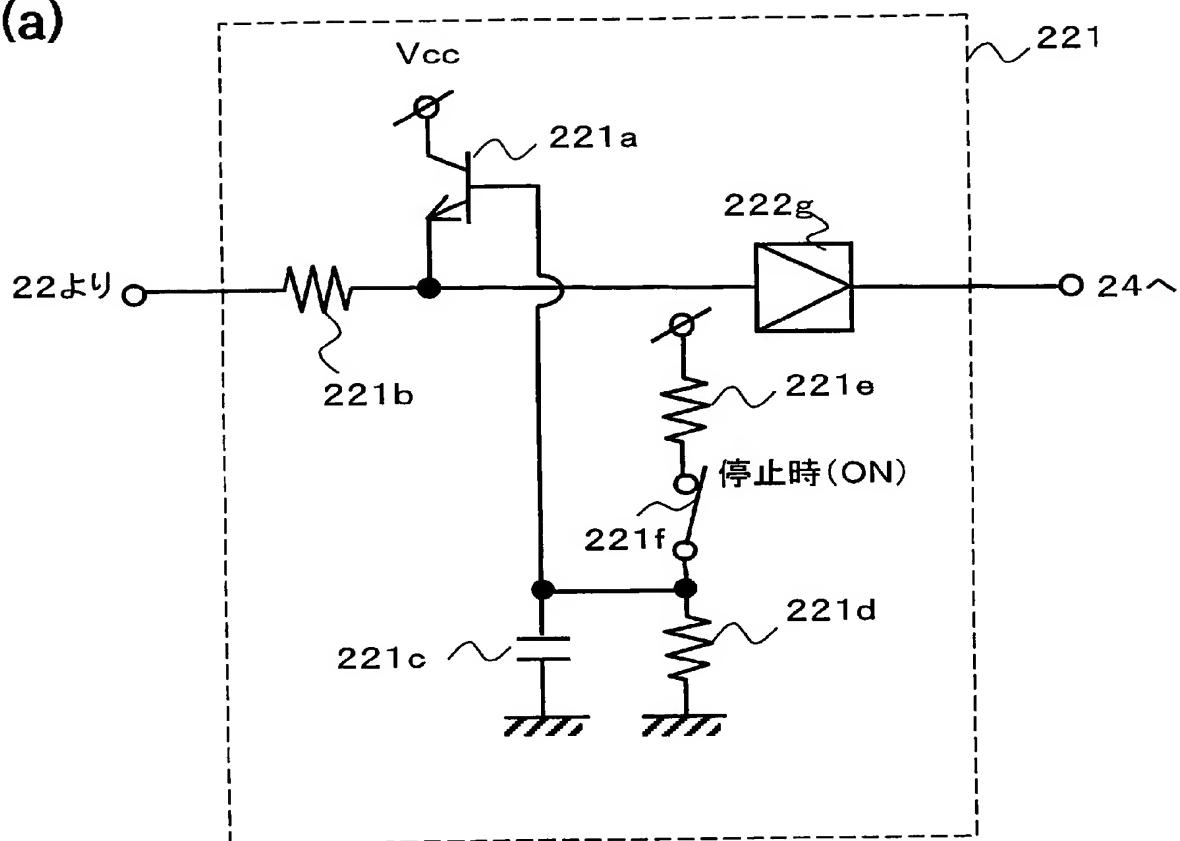


[図5]

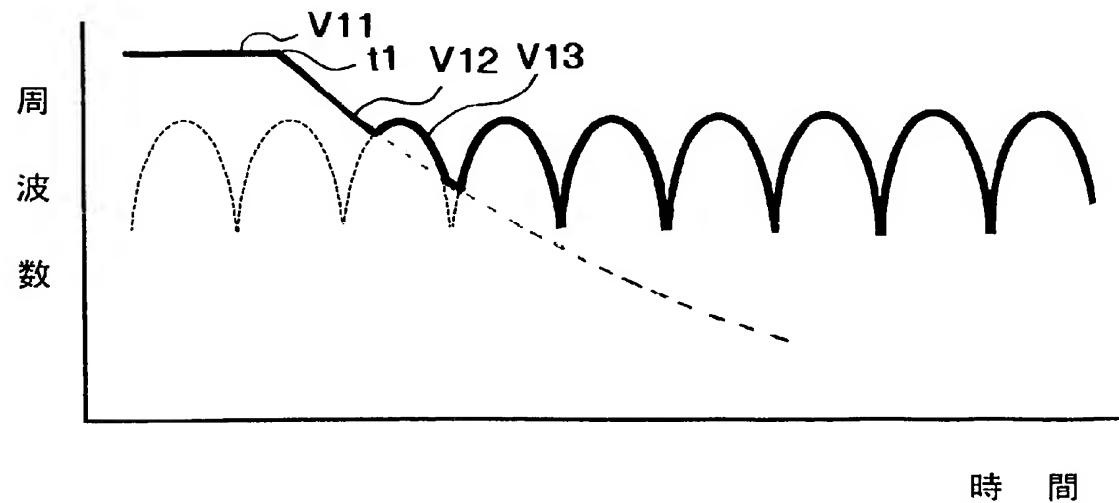


[図6]

(a)

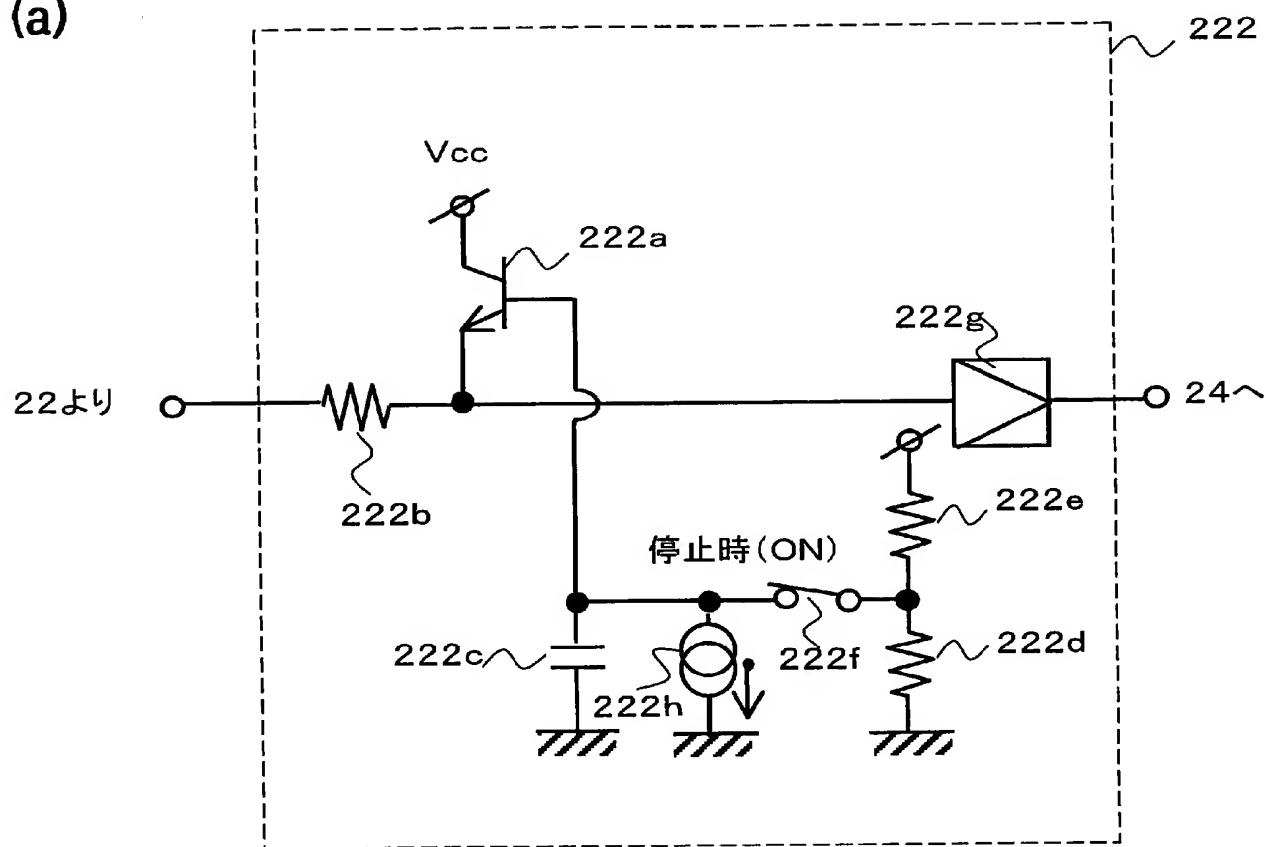


(b)

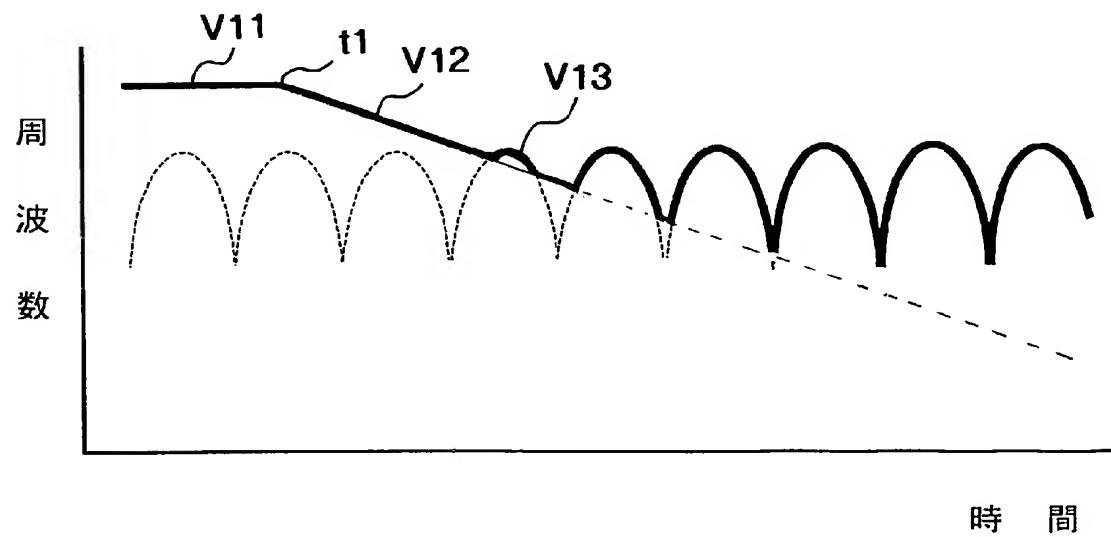


[図7]

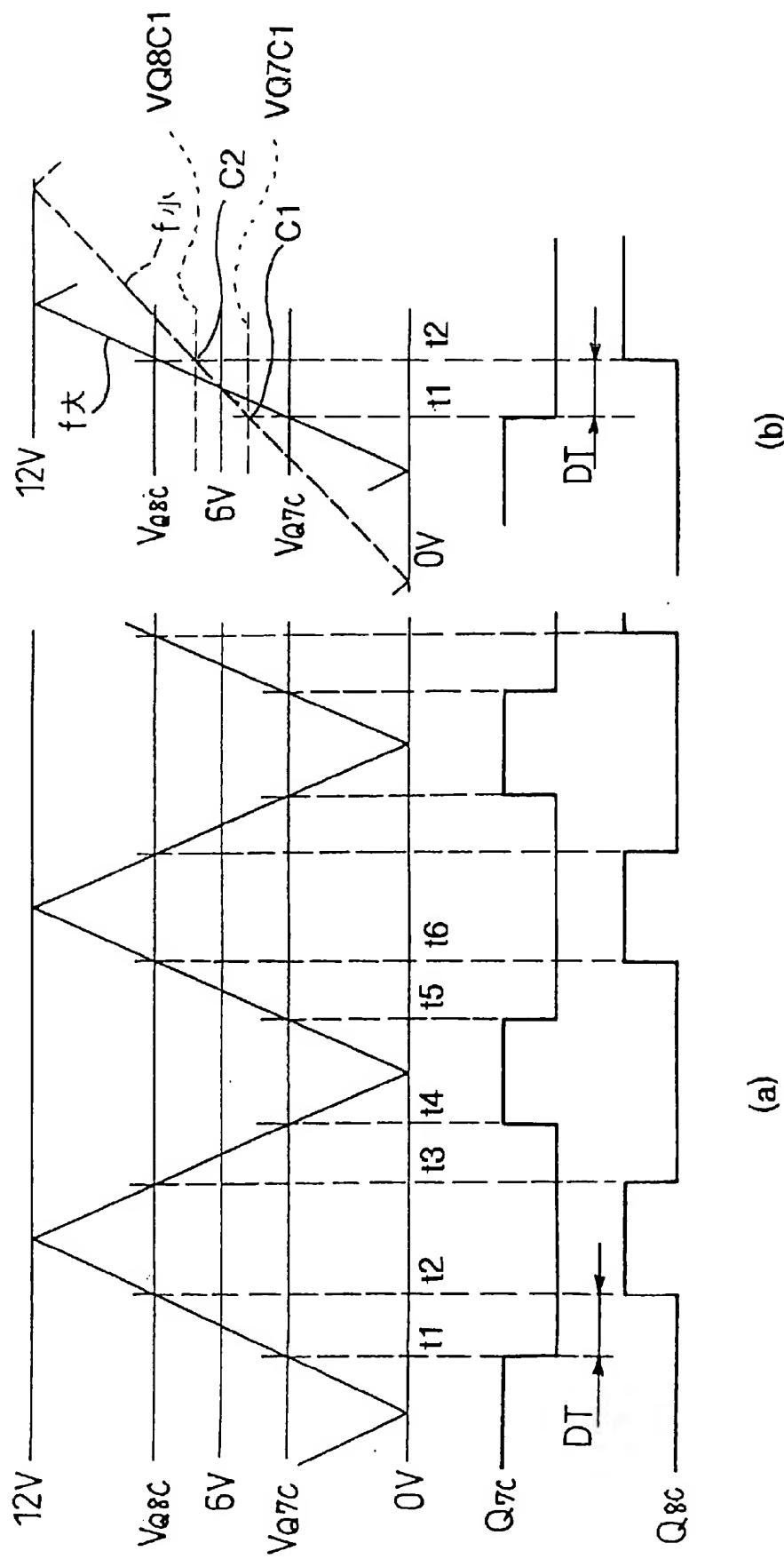
(a)



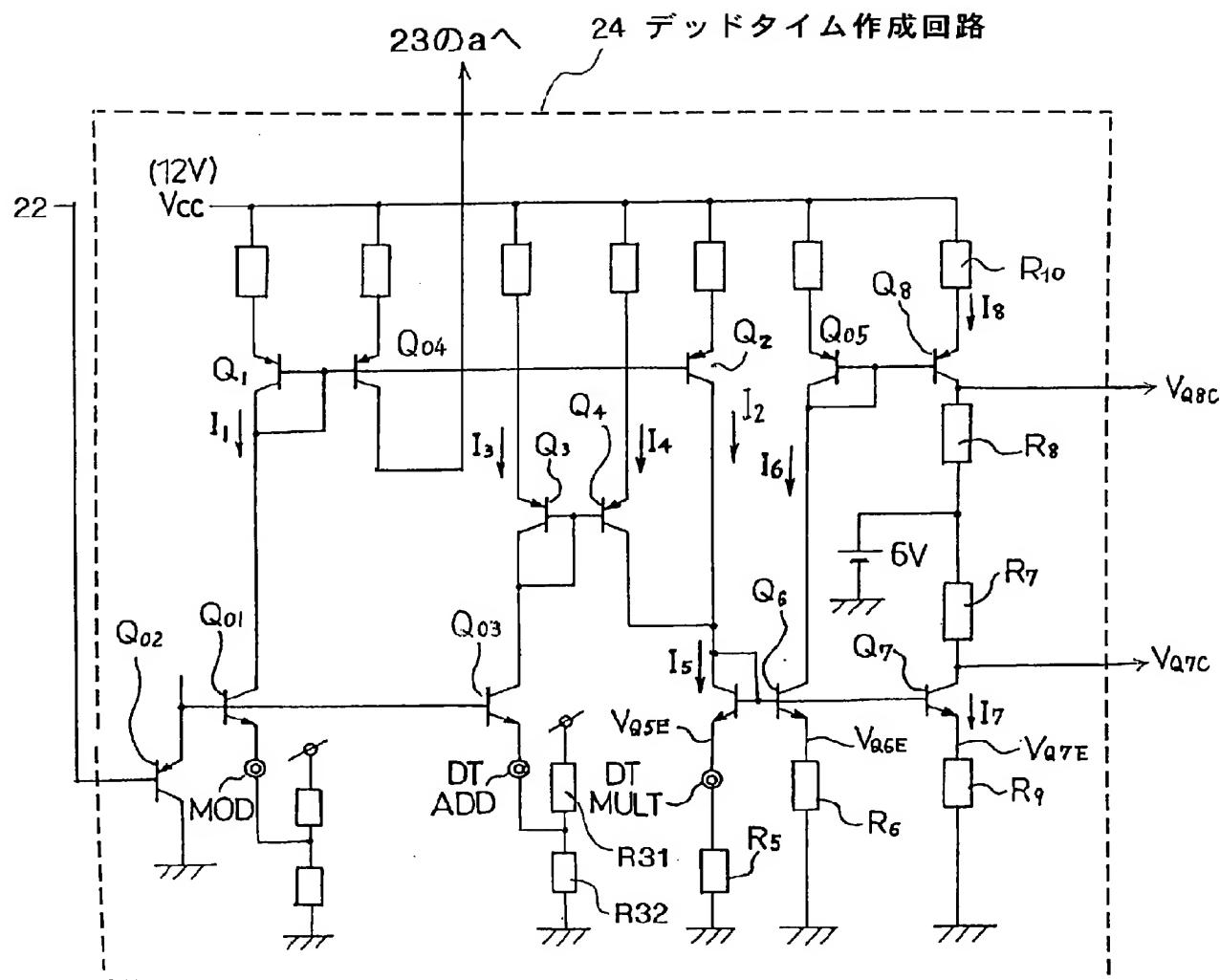
(b)



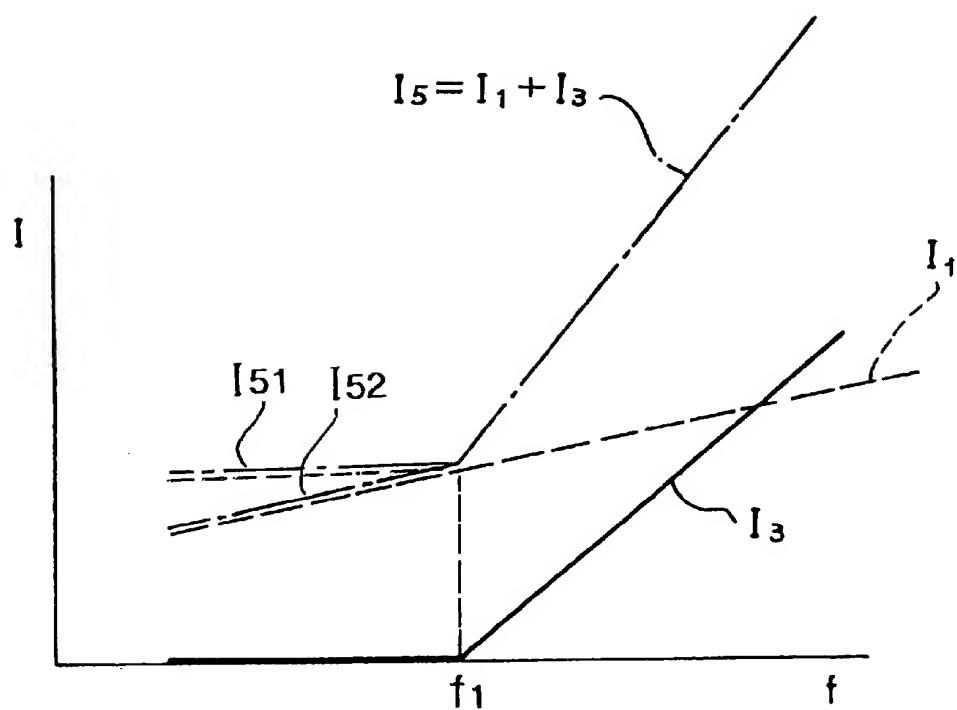
[図8]



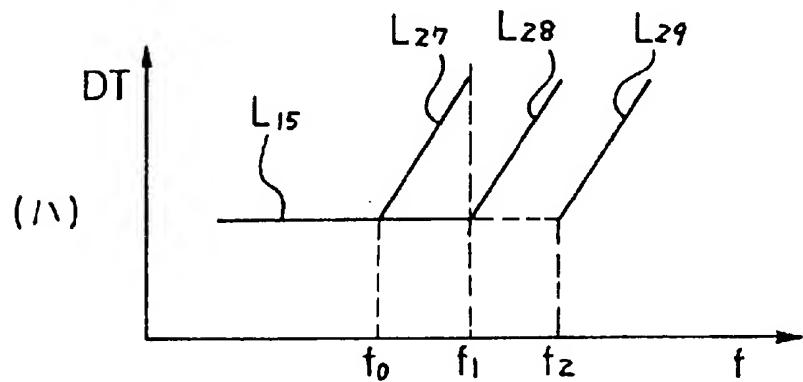
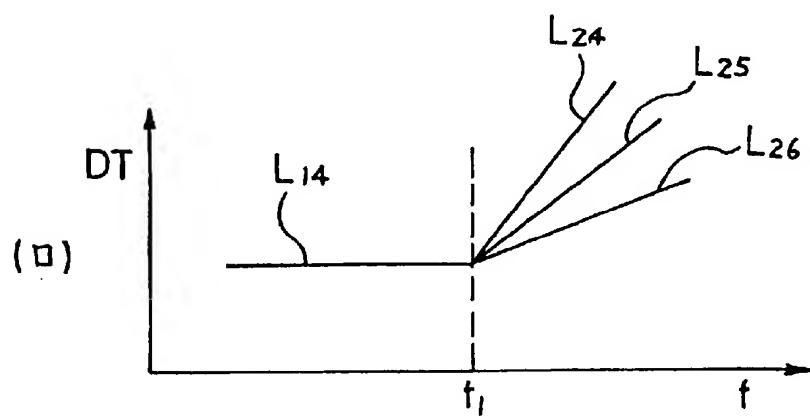
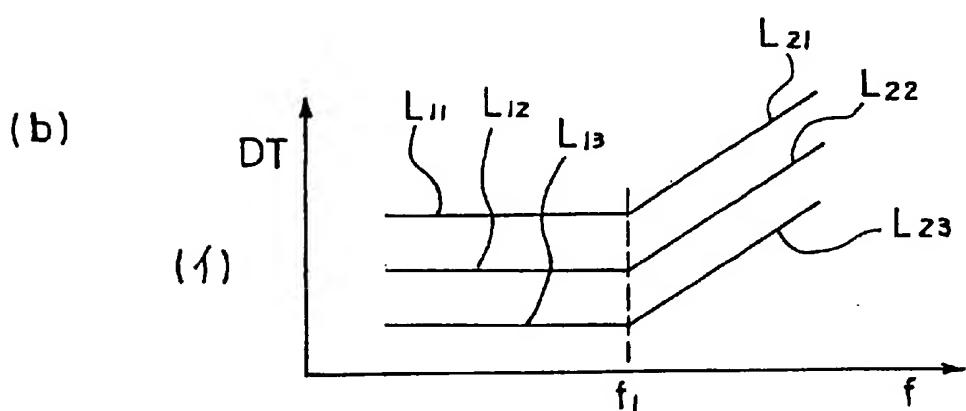
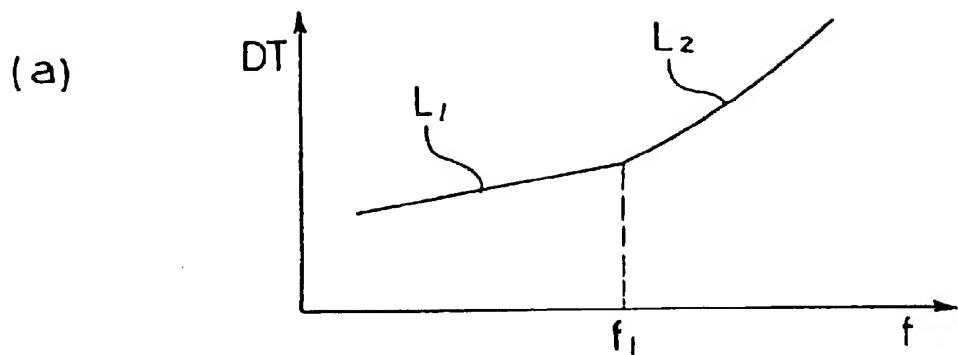
[図9]



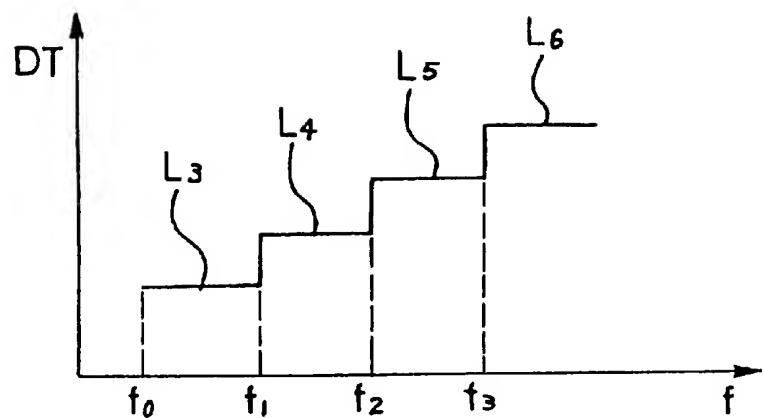
[図10]



[図11]

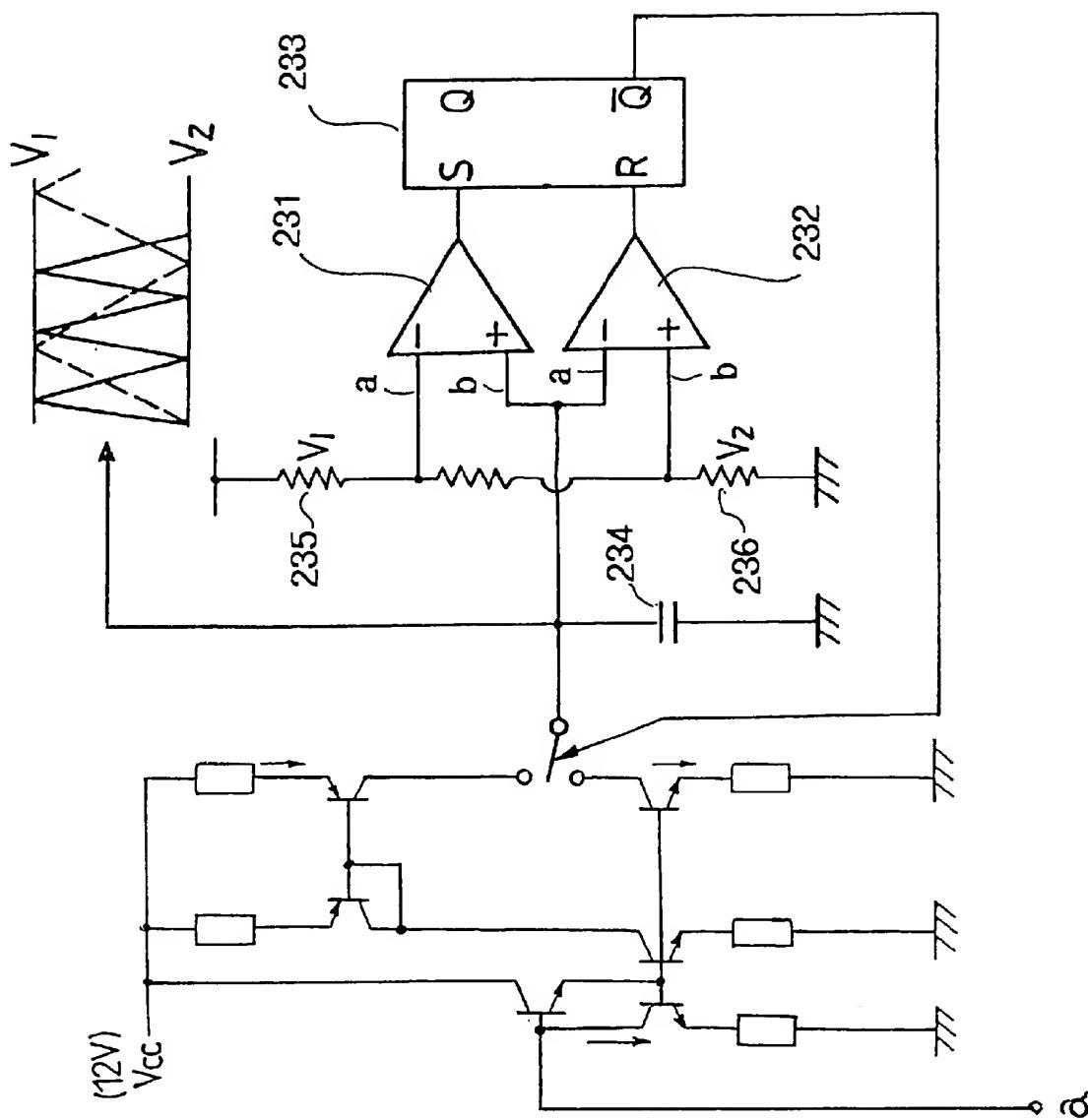


[図12]

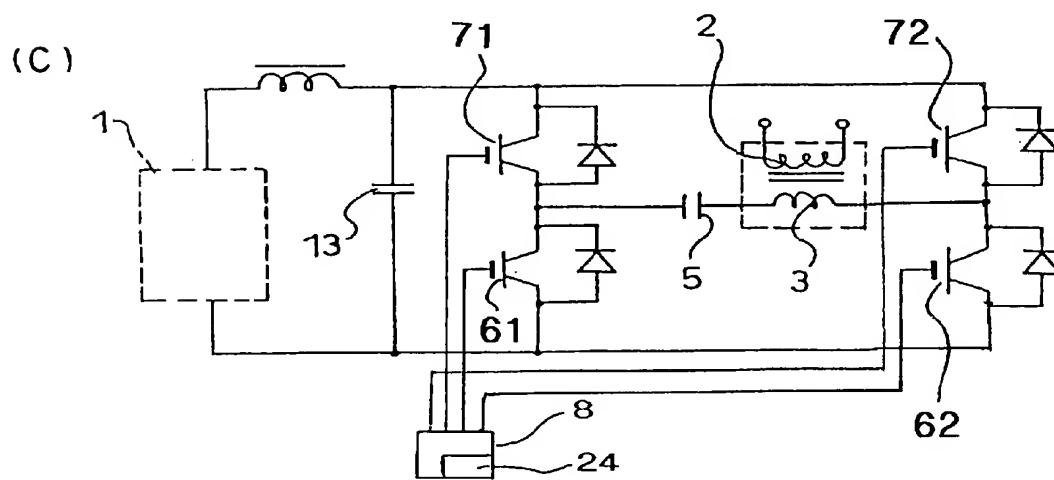
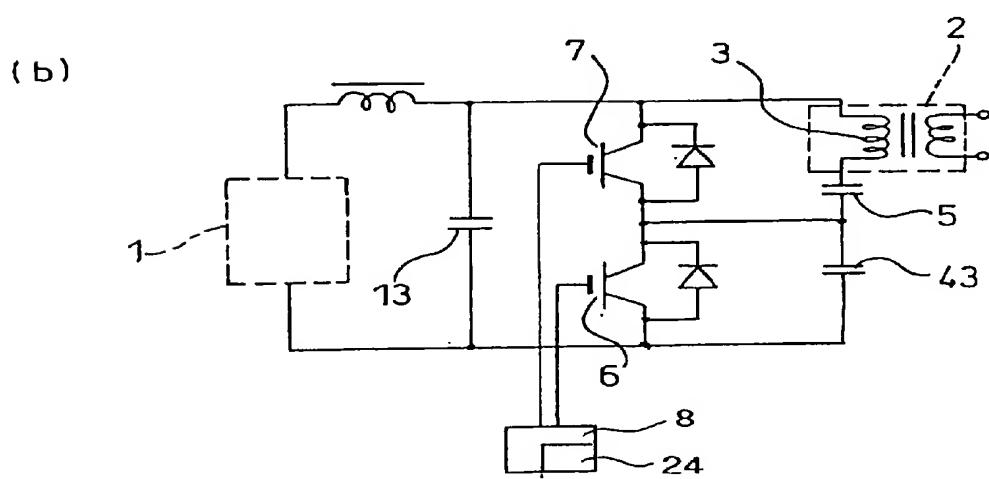
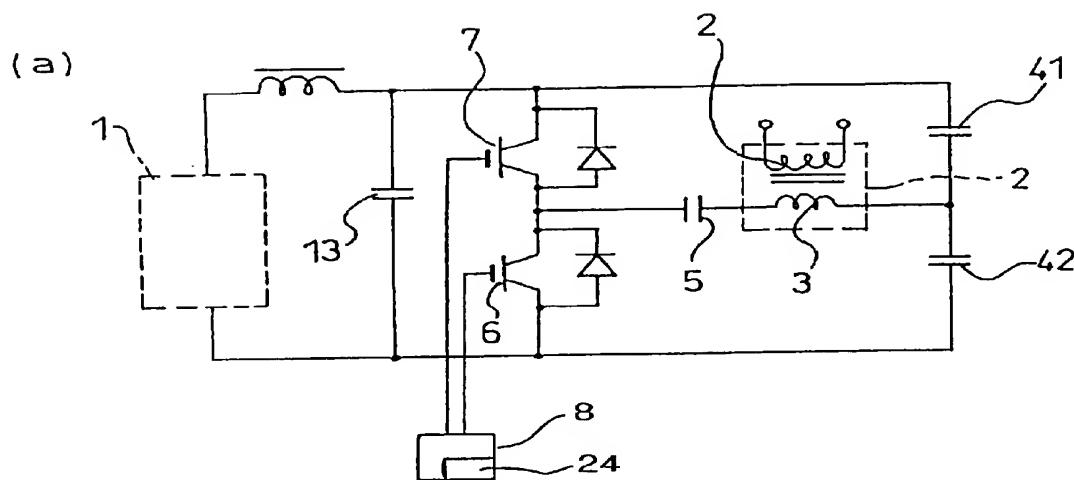


[図13]

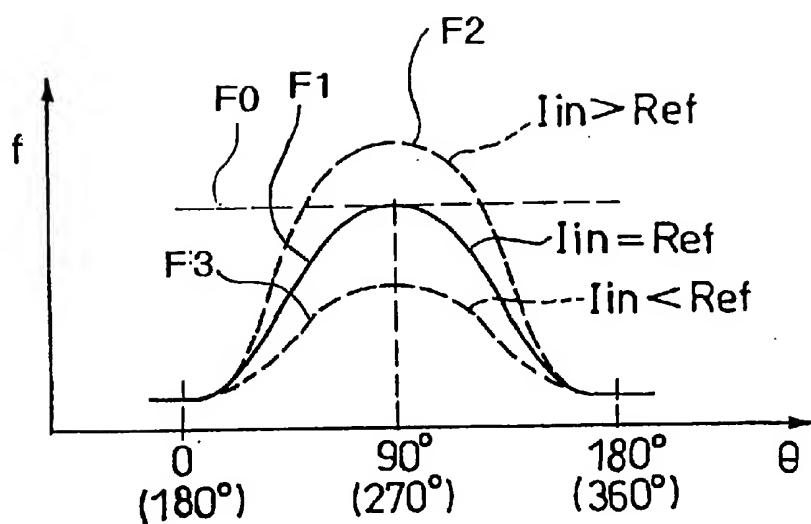
23



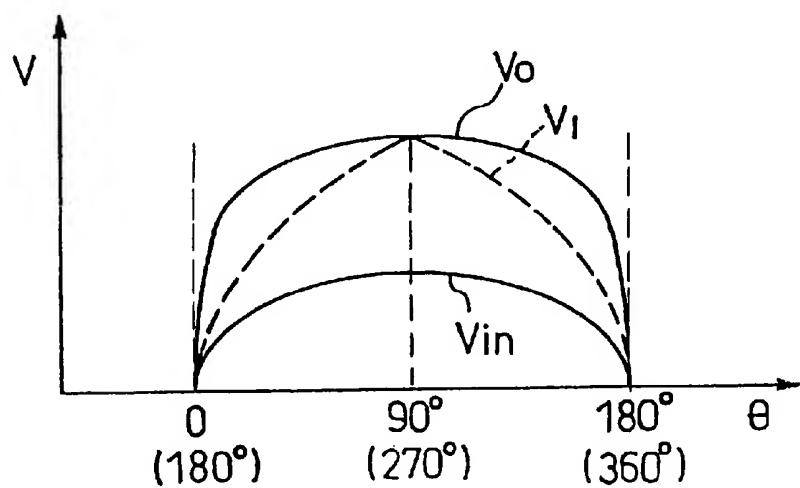
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/006606

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H05B6/68

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H05B6/68

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-58252 A (Matsushita Electric Industrial Co., Ltd.), 25 February, 2000 (25.02.00), Full text; Figs. 1 to 18 & WO 2000/008898 A2 & EP 1103163 A & US 6362463 B1 & AU 4933699 A & CN 1125578 B & DE 69905375 T	1-3, 6
Y	JP 2-98690 U (Hitachi Netsukigu Kabushiki Kaisha), 06 August, 1990 (06.08.90), Descriptions; page 4, lines 4 to 6; Fig. 1 (Family: none)	1-3, 6

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
04 July, 2005 (04.07.05)Date of mailing of the international search report
19 July, 2005 (19.07.05)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/006606

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-259643 A (Kabushiki Kaisha Oku Seisakusho), 12 September, 2003 (12.09.03), Par. Nos. [0020] to [0022]; Figs. 1 to 9 (Family: none)	2
E, Y	JP 2005-123026 A (Matsushita Electric Industrial Co., Ltd.), 12 May, 2005 (12.05.05), Full text; Figs. 1 to 14 & WO 2005/039245 A1	1-15

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl.⁷ H05B6/68

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl.⁷ H05B6/68

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2000-58252 A (松下電器産業株式会社) 2000. 02. 25, 全文, 図1-18 & WO 2000/008898 A2 & EP 1103163 A & US 6362463 B1 & AU 4933699 A & CN 1125578 B & DE 69905375 T	1-3, 6

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願
- の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日 04.07.2005	国際調査報告の発送日 19.7.2005
国際調査機関の名称及びあて先 日本国特許庁（ISA/JP） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 結城 健太郎 電話番号 03-3581-1101 内線 3337 3L 3024

C(続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2-98690 U (日立熱器具株式会社) 1990.08.06, 明細書第4頁第4-6行, 第1図 (ファミリーなし)	1-3, 6
Y	JP 2003-259643 A (株式会社オーク製作所) 2003.09.12, 段落【0020】～【0022】, 図1-9 (ファミリーなし)	2
E, Y	JP 2005-123026 A (松下電器産業株式会社) 2005.05.12, 全文, 図1-14 & WO 2005/039245 A1	1-15